

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 3 月 24 日 (24.03.2005)

PCT

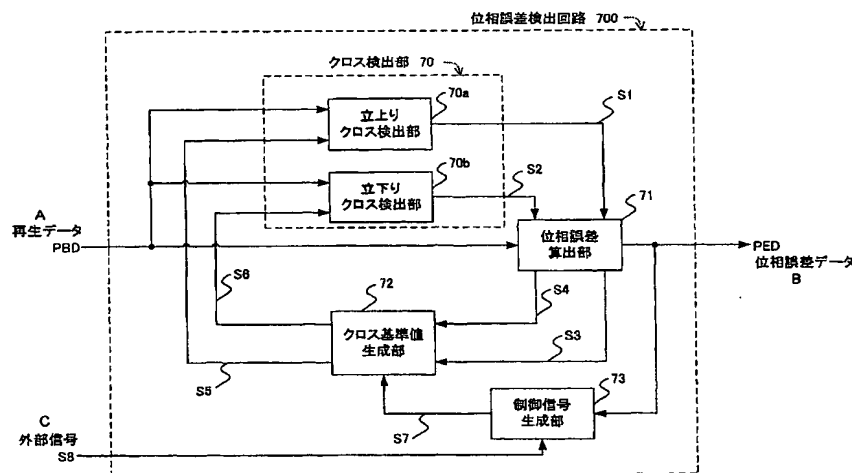
(10) 国際公開番号
WO 2005/027122 A1

- (51) 国際特許分類⁷: G11B 20/14, H04L 7/033
- (21) 国際出願番号: PCT/JP2004/008594
- (22) 国際出願日: 2004 年 6 月 11 日 (11.06.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-316774 2003 年 9 月 9 日 (09.09.2003) JP
特願2003-407206 2003 年 12 月 5 日 (05.12.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 河邊 章 (KAWABE, Akira). 岡本 好史 (OKAMOTO, Kouji).
- (74) 代理人: 前田 弘, 外 (MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町 2 丁目 5 番 7 号 大阪丸紅ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SI, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

[続葉有]

(54) Title: PHASE ERROR DETECTION CIRCUIT AND SYNCHRONIZATION CLOCK EXTRACTION CIRCUIT

(54) 発明の名称: 位相誤差検出回路及び同期クロック抽出回路



700...PHASE ERROR DETECTION CIRCUIT
 70...CROSS DETECTION SECTION
 70a...RISE CROSS DETECTION SECTION
 70b...FALL CROSS DETECTION SECTION
 A...REPRODUCTION DATA
 B...PHASE ERROR DATA
 71...PHASE ERROR CALCULATION SECTION
 72...CROSS REFERENCE VALUE GENERATION SECTION
 C...EXTERNAL SIGNAL
 73...CONTROL SIGNAL GENERATION SECTION

(57) Abstract: A phase error detection circuit is used for a synchronization clock extraction circuit extracting a clock synchronized with reproduction data. A cross reference value generation section (72) inputs rise phase error data (S3) calculated by a phase error calculation section (71) as a rise cross reference value (S5) to a rise cross detection section (70a) and fall phase error data (S4) similarly calculated as a fall cross reference value (S6) to a fall cross detection

[続葉有]



BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

section (70b). The cross detection sections (70a, 70b) calculate difference values between the reproduction data value at the sampling point and the cross reference values (cross offset values) (S5, S6) which have been input. When one of the two difference values is negative and the other is positive at the continuous sampling points, a rise or a fall cross detection signal is output. Accordingly, the cap challenge is widened.

(57) 要約: 再生データに同期したクロックを抽出する同期クロック抽出回路に使用する位相誤差検出回路において、クロス基準値生成部72は、位相誤差算出部71で算出された立上り位相誤差データS3を立上りクロス基準値S5として立上りクロス検出部70aに入力し、同様に算出された立下り位相誤差データS4を立下りクロス基準値S6として立下りクロス検出部70bに入力する。両クロス検出部70a、70bは、各々、サンプリングポイントでの再生データの値と前記入力されたクロス基準値(クロスオフセット値)S5、S6との差分値を算出し、連続するサンプリングポイントでの2つの差分値の一方が負、他方が正の場合に、立上り又は立下りクロス検出信号を出力する。従って、キャプチャレンジが広がる。

明細書

位相誤差検出回路及び同期クロック抽出回路

技術分野

本発明は、光ディスクや磁気ディスクなどの記録媒体から、その記録媒体に記録されているデータの抽出と、それに同期した同期クロックを抽出する再生信号処理回路において、同期クロックを抽出するために用いられる位相誤差検出回路に関する。

背景技術

従来の光ディスク装置における再生信号処理回路の一例を図 1 2 に示す。

図 1 2 において、1 は光ディスク等の記録媒体、2 は光ピックアップ、3 はアナログフロントエンド、1 2 はデジタル信号処理回路である。前記デジタル信号処理回路 1 2 内において、4 は A/D 変換器、5 はデジタルフィルタ、6 は復号器、1 3 は同期クロック抽出回路である。前記同期クロック抽出回路 1 3 内において、7 は位相比較器、8 及び 1 1 はループフィルタ、9 は VCO（電圧制御発振器）、1 0 は周波数比較器である。以下に前記構成の詳細及び動作の概要を述べる。

光ディスク等の記録媒体 1 に書き込まれたデータを再生する際には、先ず、レーザ光を記録媒体 1 に照射し、その反射光を光ピックアップ 2 により取り込み、反射光の強弱を電気信号に変換してアナログ再生信号を生成する。この光ピックアップ 2 で得られたアナログ再生信号は、アナログフロントエンド 3 で信号振幅のゲイン調整や DC オフセット調整、更に波形等化の目的で高周波成分のブーストと雑音除去処理が行われる。アナログフロントエンド 3 で波形等化処理された

アナログ再生信号は、A/D変換器4で量子化されてデジタルデータとなる。ここより後段はデジタル信号処理となる。

デジタル信号処理回路12において、A/D変換器4で量子化された再生データは、デジタルフィルタ5で波形補正処理を施され、復号器6で復号されて二値データとなる。また、前記A/D変換器4により量子化された再生データは、同期クロック抽出回路13に入力される。

前記同期クロック抽出回路13において、周波数比較器10は、再生データとVCO9が出力するクロックとの周波数誤差を算出し、ループフィルタ11は前記周波数比較器10が出力する周波数誤差をフィルタリングする。VCO9は、前記ループフィルタ11によって平滑化された周波数誤差の値に応じて、その出力するクロックの周波数を変化させる。同様に、位相比較器7は、再生データとVCO9が出力するクロックとの位相誤差を算出し、ループフィルタ8は前記位相比較器7が出力する位相誤差をフィルタリングする。VCO9は、前記ループフィルタ8によって平滑化された位相誤差の値に応じて、その出力するクロックの周波数を変化させる。このフィードバックループにより、VCO9から出力されるクロックの周波数誤差及び位相誤差がゼロになるように制御される。同期クロック抽出回路13の動作としては、一般に、先ず、周波数誤差補正、次に位相誤差補正の順で行われる。VCO9が出力するクロックは、A/D変換器4を含めたデジタル信号処理回路12にも供給されており、周波数制御及び位相制御が定常状態になると、VCO9の出力クロックは再生データと同期した同期クロックとなる。

このような同期クロック抽出回路における位相比較器7の従来の構成は、例えば、特開平8-17145号公報に記載される。以下、位相比較器7の従来構成

の一例を図 1 3 に示す。

同図において、位相比較器 7 は、ゼロクロス検出回路 7 4 と、位相誤差算出回路 7 5 から構成される。ゼロクロス検出回路 7 4 は、再生データからゼロクロスポイントを検出し、ゼロクロス検出信号を出力する。位相誤差算出回路 7 5 は、再生データを入力信号とし、ゼロクロス検出信号をイネーブル信号として、ゼロクロス検出信号のタイミングで位相誤差データを出力する。

続いて、ゼロクロス検出回路 7 4 の従来構成の一例を図 1 4 に示す。同図のゼロクロス検出回路 7 4 は、平均化回路 7 4 1、D フリップフロップ 7 4 2、排他的論理和回路 7 4 3 から構成される。平均化回路 7 4 1 は、連続する 2 つの再生データの平均値を計算し、その符号データを出力する。D フリップフロップ 7 4 2 は、平均化回路 7 4 1 からの符号データを 1 クロック分遅延させる。符号データ排他的論理和回路 7 4 3 は、平均化回路 7 4 1 が出力した平均値の符号データと、D フリップフロップ 7 4 2 で遅延された符号データとの 2 つの符号データを受け、符号データの符号が正から負及び負から正へ反転したポイントを検出する。排他的論理和回路 7 4 3 の出力がゼロクロス検出回路 7 4 のゼロクロス検出信号となる。

ゼロクロス検出回路 7 4 におけるゼロクロスポイントの検出の様子の一例を図 1 5 に示す。同図は、再生データの立上り時のゼロクロスポイントを検出する様子を示す。丸印は再生データのサンプリングポイントを示している。時間経過に応じて、 $a(n-1)$ 、 $a(n)$ 、 $a(n+1)$ と表しており、この場合の位相誤差として検出されるゼロクロスポイントは $a(n)$ である。クロス (×) 印は各々前後 2 つの平均値を表している。符号データ $a(n-1)$ とその次の符号データ $a(n)$ との平均値の符号が正、符号データ $a(n)$ とその次の符号データ $a(n+1)$ の平均値の符号が負であるため、その中間に位置する符号データ a

(n) がゼロクロスポイントと判定される。この符号データ $a(n)$ の値とクロスエッジの方向とを基に位相誤差が算出される。

解決課題

従来のゼロクロス検出方式の課題を図 16 に示す。同図は、 $3T + 3T$ (T はチャンネル周期) の再生波形に対するゼロクロス検出の様子を示す。同図 (a) は図 15 で説明したゼロクロス検出方式を用いて正常にゼロクロス検出を行われた様子を示したものである。この図から判るように、再生データとサンプリングクロックとの同期が取れている場合、ゼロクロスポイントは正しく検出される。これに対し、同図 (b) に示すように再生データとサンプリングクロックの周波数誤差が大きい場合、あるポイントで位相反転を起こしてゼロクロスポイントを誤検出してしまう。

即ち、従来の位相誤差比較方式では、入力線形レンジが狭いため、キャプチャレンジが小さいという課題があった。

発明の開示

本発明の目的は、前記課題を解決して、再生データとサンプリングクロックとの同期が取れていない場合であっても、ゼロクロスポイントを正確に検出することにある。

前記の目的を達成するため、本発明では、再生データとサンプリングクロックとの同期が取れていない状況では、ゼロクロス検出方式を用いず、前の過程で検出した位相誤差データを基準値として、この基準値とクロスする再生データのクロスタイミングを検出することとする。

すなわち、本発明の位相誤差検出回路は、記録再生装置から再生され且つ量子化された再生データに基づいてこの再生データ自身に同期した同期クロックを抽

出するに際して使用される位相誤差検出回路であって、前記再生データを入力すると共に所定の基準値を受け、前記再生データが前記基準値とクロスするクロスタイミングを検出するクロス検出部と、前記再生データ及び前記クロス検出部のクロスタイミング信号を受け、前記クロスタイミングでの前記再生データと零値との差を位相誤差データとして算出する位相誤差算出部と、前記位相誤差算出部の位相誤差データを受け、この位相誤差データに基づいて前記クロス検出部の前記基準値を更新するクロス基準値生成部とを備えたことを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部が位相誤差データを算出する毎に、その算出された最新の位相誤差データを前記クロス検出部の基準値として更新することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス検出部は、前記再生データが前記基準値に対して立上りでクロスする立上りクロスタイミングを検出する立上りクロス検出部と、前記再生データが前記基準値に対して立下りでクロスする立下りクロスタイミングを検出する立下りクロス検出部とを有することを特徴とする。

本発明は、前記位相誤差検出回路において、前記位相誤差算出部は、前記立上りクロス検出部の立上りクロスタイミング信号を受けて、前記立上りクロスタイミングでの前記再生データと前記基準値との差を立上り位相誤差データとして算出すると共に、前記立下りクロス検出部の立下りクロスタイミング信号を受けて、前記立下りクロスタイミングでの前記再生データと前記基準値との差を立下り位相誤差データとして算出することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立上り位相誤差データ及び立下り位相誤差データを受け、前記

立上り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立下り位相誤差データを立下り基準値として前記立下りクロス検出部に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立上り位相誤差データを受け、前記立上り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立上り位相誤差データの符号を反転した後の立上り位相誤差データを立下り基準値として前記立下りクロス検出部に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立下り位相誤差データを受け、前記立下り位相誤差データの符号を反転した後の立下り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立下り位相誤差データを立下り基準値として前記立下りクロス検出部に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立上り位相誤差データ及び立下り位相誤差データを受け、この入力された立上り位相誤差データ及び立下り位相誤差データの和の $1/2$ 値を算出し、この和の $1/2$ 値及びその符号反転値を立上り基準値及び立下り基準値として前記立上りクロス検出部及び立下りクロス検出部に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記クロス検出部の基準値を零値に固定する構成を有し、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替

えるように、前記クロス基準値生成部に制御信号を出力する制御信号生成部を備えることを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記位相誤差算出部の位相誤差データを受け、この位相誤差データが示す位相誤差に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記受けた位相誤差データの示す位相誤差が所定値未満となって定常状態に近づいた場合に、基準値の生成を、位相誤差データに基づく基準値の更新から基準値の零値への固定へ切り替えるよう、制御信号を出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記受けた位相誤差データの示す位相誤差が所定の閾値以上のときには、位相誤差データに基づいて基準値を更新し、所定の閾値未満のときには基準値を零値に固定するよう、制御信号を生成することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、位相誤差検出回路の外部から所定の信号を受け、この外部からの所定の信号に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記再生データの特定期間が検出されたときに出力される信号を前記外部からの所定の信号として受けたとき、基準値の生成を、位相誤差データに基づく基準値の更

新から基準値の零値への固定へ切り替えるよう、制御信号を出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記再生信号の特定パターンが検出されたときに出力される信号は、光ディスクのシンクマークの間隔を検出したときに生成されるシンク検出信号であることを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記再生データに異常が生じたときに生成される異常検出信号を受け、前記クロス基準値生成部における位相誤差データに基づく基準値の更新を所定値の基準値にリセットすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記位相誤差算出部の位相誤差データを入力すると共に、位相誤差検出回路の外部から所定の信号を受け、前記位相誤差データが示す位相誤差及び前記外部からの所定の信号に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成することを特徴とする。

本発明の同期クロック抽出回路は、前記位相誤差検出回路と、前記位相誤差検出回路から出力される位相誤差データを受け、この位相誤差データが示す位相誤差に応じて同期クロックの周波数を変化させる電圧制御発振器とを備えたことを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス検出部の基準値を更新するために用いる閾値を生成する閾値生成部を備え、前記クロス基準値生成部は、

前記閾値生成部の閾値を受け、この閾値と前記位相誤差算出部の位相誤差データとに基づいて、前記クロス検出部の基準値を更新することを特徴とする。

本発明は、前記位相誤差検出回路において、前記閾値生成部は、前記位相誤差算出部の位相誤差データを受けると共に、外部から所定の閾値データを受け、前記位相誤差データの絶対値と前記所定の閾値データの絶対値とのうち、小さい方の絶対値を閾値とすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記閾値生成部は、立上りクロスタイミング用閾値と、立下りクロスタイミング用閾値とを生成することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス検出部は、前記再生データが前記基準値に対して立上りでクロスする立上りクロスタイミングを検出する立上りクロス検出部と、前記再生データが前記基準値に対して立下りでクロスする立下りクロスタイミングを検出する立下りクロス検出部とを有することを特徴とする。

本発明は、前記位相誤差検出回路において、前記位相誤差算出部は、前記立上りクロス検出部の立上りクロスタイミング信号を受けて、前記立上りクロスタイミングでの前記再生データと前記基準値との差を立上り位相誤差データとして算出すると共に、前記立下りクロス検出部の立下りクロスタイミング信号を受けて、前記立下りクロスタイミングでの前記再生データと前記基準値との差を立下り位相誤差データとして算出することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記

位相誤差算出部の立上り位相誤差データと前記閾値生成部の立上りクロスタイミング用閾値とを受けて、前記立上り位相誤差データの絶対値と前記立上りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立上り基準値とすると共に、前記位相誤差算出部の立下り位相誤差データと前記閾値生成部の立下りクロスタイミング用閾値とを受けて、前記立下り位相誤差データの絶対値と前記立下りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立下り基準値とすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立上り位相誤差データと前記閾値生成部の立上りクロスタイミング用閾値とを受けて、前記立上り位相誤差データの絶対値と前記立上りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立上り基準値とすると共に、前記立上り基準値の符号を反転した値を立下り基準値とすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立下り位相誤差データと前記閾値生成部の立下りクロスタイミング用閾値とを受けて、前記立下り位相誤差データの絶対値と前記立下りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立下り基準値とすると共に、前記立下り基準値の符号を反転した値を立上り基準値とすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の立上り位相誤差データの絶対値と前記閾値生成部の立上りクロスタイミング用閾値の絶対値とのうち小さい方の絶対値と、前記位相誤差算出部の立下り位相誤差データの絶対値と前記閾値生成部の立下りクロスタイミング用

閾値の絶対値とのうち小さい方の絶対値との両絶対値の平均値を算出する絶対値平均算出回路を有し、前記絶対値平均算出回路で算出された前記両絶対値の平均値を立上り基準値及び立下り基準値とすることを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記クロス検出部の基準値として、前記閾値生成部の閾値と前記位相誤差算出部の位相誤差データとに基づいた基準値の他に、零値の基準値し、前記零値の基準値と、前記閾値と位相誤差データとに基づいた基準値との何れか一方を選択する選択回路を有することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部の選択回路を零値の基準値側に切換える制御信号を生成する制御信号生成部を有することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記位相誤差算出部で算出された位相誤差データを受け、この位相誤差データの値が所定値未満に収束している際に前記制御信号を生成し、この制御信号を前記クロス基準値生成部の選択回路に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記制御信号生成部は、前記記録再生装置が光ディスクからデータを再生している際に、前記光ディスクに記録されているシンクマークの間隔が検出された時に前記制御信号を生成し、この制御信号を前記クロス基準値生成部の選択回路に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記閾値生成部は、所定の閾値を漸減する漸減回路と、前記所定の閾値と前記漸減回路により漸減された閾値とを

の何れか一方を選択する選択回路と、前記選択回路を前記漸減回路側に切替える切替信号を生成する切替信号生成部とを備えることを特徴とする。

本発明は、前記位相誤差検出回路において、前記切替信号生成部は、前記再生データのゼロクロス回数が所定期間中に所定値未満のときに、前記切替信号を生成して前記選択回路に出力することを特徴とする。

本発明は、前記位相誤差検出回路において、前記閾値生成部は、外部から制御信号を受けて、零値の閾値を選択する選択回路を有することを特徴とする。

本発明は、前記位相誤差検出回路において、前記クロス基準値生成部は、前記位相誤差算出部の位相誤差データの値を所定倍に調整するゲイン調整回路を有することを特徴とする。

本発明の同期クロック抽出回路は、前記位相誤差検出回路と、前記位相誤差検出回路から出力される位相誤差データを入力し、この位相誤差データが示す位相誤差に応じて同期クロックの周波数を変化させる電圧制御発振器とを備えたことを特徴とする。

以上により、本発明では、前の過程で検出した位相誤差データを基準値としてフィードバックし、更新して、この基準値と再生信号とがクロスするタイミングでの再生データを次のクロス検出信号として、そのクロス検出信号の位相誤差データを検出するので、再生データとサンプリングクロックとの同期が取れていない状況であっても、位相誤差を正確に検出することができ、キャプチャレンジを拡大することが可能である。

特に、本発明では、位相誤差が小さくなって定常状態に近づいた後は、再生信号と零値とのクロスタイミングをクロス検出信号として生成するゼロクロス方式に移行することができるので、位相誤差の検出を効率良く且つ安定して行うことができる。

更に、本発明では、前の過程で検出した位相誤差データを基準値とする際に、この基準値が設定閾値よりも大きい場合には、その基準値を設定閾値に制限して、採用する基準値を適正な範囲に収めたので、再生信号のジッタに対して強くでき、より一層に位相誤差を正確に検出することができる。

図面の簡単な説明

図 1 は本発明の第 1 の実施の形態の位相誤差検出回路を示す図である。

図 2 は同位相誤差検出回路が有する立上りクロス検出部の内部構成を示す図である。

図 3 は同位相誤差検出回路が有する位相誤差算出部の内部構成を示す図である。

図 4 は同位相誤差検出回路が有するクロス基準値生成部の内部構成を示す図である。

図 5 は同実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 6 は本発明の第 2 の実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 7 は本発明の第 3 の実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 8 は本発明の第 4 の実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 9 は第 1 の実施の形態の位相誤差検出回路が有する制御信号生成部の内部構

成を示す図である。

図 1 0 は本発明の第 5 の実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 1 1 は本発明の第 6 の実施の形態の位相誤差検出回路の位相誤差検出方式の様子を示す図である。

図 1 2 は本発明の第 9 の実施形態の位相誤差検出回路を示す図である。

図 1 3 は同位相誤差検出回路が有する閾値生成部の内部構成を示す図である。

図 1 4 は同位相誤差検出回路が有するクロス基準値生成部の内部構成を示す図である。

図 1 5 は同位相誤差検出回路のクロスデータ検出方式の様子を示す図である。

図 1 6 は本発明の第 1 0 の実施形態の位相誤差検出回路が有するクロス基準値生成部の内部構成を示す図である。

図 1 7 は同位相誤差検出回路のクロスデータ検出方式の様子を示す図である。

図 1 8 は本発明の第 1 1 の実施形態の位相誤差検出回路が有するクロス基準値生成部の内部構成を示す図である。

図 1 9 は同位相誤差検出回路のクロスデータ検出方式の様子を示す図である。

図 2 0 は同位相誤差検出回路を変形した場合のクロスデータ検出方式の様子を示す図である。

図 2 1 は本発明の第 1 2 の実施形態の位相誤差検出回路のクロスデータ検出方式の様子を示す図である。

図 2 2 は本発明の第 1 3 の実施形態の位相誤差検出回路のクロスデータ検出方式の様子を示す図である。

図 2 3 は従来の一般的な光ディスクの再生信号処理回路を示す図である。

図 2 4 は同従来の再生信号処理回路が有する位相比較器の内部構成を示す図である。

図 2 5 は同従来有位相比較器が有するゼロクロス検出回路の内部構成を示す図

である。

図 2 6 は同従来の位相比較器のゼロクロス検出方式の様子を示す図である。

図 2 7 (a) は同従来の位相比較器において、再生データとサンプリングデータとの同期が取れている場合に正常にゼロクロス検出が行われる説明図、同図

(b) は再生データとサンプリングデータとの周波数誤差が大きい場合にゼロクロスポイントに誤検出が生じることの説明図である。

発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて説明する。

(第 1 の実施形態)

図 1 は本発明の第 1 の実施形態である位相誤差検出回路の構成を示すものである。同図の位相誤差検出回路は、図 1 2 に示した光ディスク装置（記録再生装置）における再生信号処理回路において、デジタル信号処理回路 1 2 の同期クロック抽出回路 1 3 に備える位相比較器 7 に代えて使用されるものである。従って、この位相誤差検出回路を有する同期クロック抽出回路や再生信号処理回路の構成については、図 1 2 と同様であるので、その説明を省略する。

図 1 において、7 0 0 は、記録再生装置から再生され且つ図 2 3 に示した A/D 変換器 4 にて A/D 変換（量子化）された再生データから位相誤差を検出して出力する位相誤差検出回路であって、図 1 2 に示した同期クロック抽出回路 1 3 に位相比較器 7 に代えて内蔵され、位相誤差検出回路 7 0 0 から出力される位相誤差データは、既述したようにループフィルタ 8 を介して VCO（電圧制御発振器）9 に入力され、この VCO 9 が、前記入力された位相誤差データの位相誤差に応じて、出力する同期クロックの周波数を変化させる。

図1の位相誤差検出回路700において、70は量子化された再生データからクロス検出を行うクロス検出部であって、再生データの立上り時のクロス検出を行う立上りクロス検出部70aと、同様に再生データの立下り時のクロス検出を行う立下りクロス検出部70bとを内蔵する。71は位相誤差算出部、72はクロス基準値生成部、73は制御信号生成部である。また、PBDは再生データ、PEDは位相誤差データ、S1は前記立上りクロス検出部70aから出力される立上りクロス検出信号、S2は前記立下りクロス検出部70bから出力される立下りクロス検出信号、S3は前記位相誤差算出部71から出力される立上り位相誤差データ、S4は同じく前記位相誤差算出部71から出力される立下り位相誤差データ、S5は前記クロス基準値生成部72から出力される立上りクロス基準値、S6は同じく前記クロス基準値生成部72から出力される立下りクロス基準値、S7は前記制御信号生成部73から出力される制御信号、S8は前記位相誤差検出回路700の外部回路からの外部信号である。

次に、前記クロス検出部70が備える立上りクロス検出部70aの内部構成例を図2に示す。同図の立上りクロス検出部70aにおいて、70a-1は連続する2つの再生データの平均値を算出する平均化回路、70a-2はDフリップフロップ、70a-4は減算器、70a-5は論理回路、PBDは再生データ、S1は立上りクロス検出信号、S5は立上りクロス基準値である。前記立下りクロス検出部70bの内部構成も、前記立上りクロス検出部70aと同様の構成である。以下、立上りクロス検出部70aの構成をその立上りクロス検出の動作と共に説明する。

先ず、立上りクロス検出部70aには、量子化された再生データPBDと、立上りクロス基準値S5とが入力される。平均化回路70a-1は、連続する2つ

の再生データPBDの平均値を算出する。次に、減算器70a-4では、平均化回路70a-1で求めた平均値から立上りクロス基準値S5を減算し、立上りクロス基準値S5を基準として得られた符号データを出力する。続いて、論理回路70a-5では、Dフリップフロップ70a-2で1クロック遅れた符号データと減算器70a-4の出力の符号データ、つまり、時間的に連続した2つの符号データを受け、この2つの符号データの符号が立上りクロス基準値S5を基準として負値から正值へ変化したポイント（クロスタイミング）を検出する。この論理回路70a-5の出力が立上りクロス検出部70aの立上りクロス検出信号S1となる。同様に、立下りクロス検出部70bでも、論理回路70a-5に輸入された符号データが正值から負値へ変化したポイントを検出して、立下りクロス検出信号S2を出力する。

次に、図1に示した位相誤差算出部71の内部構成例を図3に示す。同図の位相誤差算出部71において、71aはタイミング調整回路、71bは方向判別回路、71c～71fは各々セレクタ、71g～71iは各々Dフリップフロップ、PBDは再生データ、PEDは位相誤差データ、S1は立上りクロス検出信号、S2は立下りクロス検出信号、S3は立上り位相誤差データ、S4は立下り位相誤差データ、RSTはリセット信号である。

以下、図3に示した位相誤差算出部71の詳細な構成と、その位相誤差の算出動作とを説明する。まず、位相誤差算出部71には、再生データPBDと、立上りクロス検出信号S1と、立下りクロス検出信号S2と、リセット信号RSTとが入力される。タイミング調整回路71aは、入力された再生データPBDのタイミングを調整して、出力する。方向判別回路71bは、前記タイミング調整された再生データPBDに対して、立上りクロスか又は立下りクロスかの方向を判定して、その再生データPBDの値、すなわち、再生データの値と零値との差を、Dフリップフロップ71hを介して位相誤差データPEDとして出力すると共に、

方向判別回路 71 b が変化方向を立上りクロスと判別した場合には、2 個のセクタ 71 c、71 d 及び D フリップフロップ 71 g を介して立上り位相誤差データ S 3 として出力し、一方、方向判別回路 71 b が変化方向を立下りクロスと判別した場合には、2 個のセクタ 71 e、71 f 及び D フリップフロップ 71 i を介して立下り位相誤差データ S 4 として出力する。

前記位相誤差算出部 71 において、立上り位相誤差データ S 3 用のセクタ 71 c は、立上りクロス検出信号 S 1 を受け、この信号 S 1 の値が「1」の場合には前記方向判別回路 71 b からの再生データ PBD を選択し、「0」の場合には、D フリップフロップ 71 g の保持データ（前回の再生データ PBD）を選択する。また、立上り位相誤差データ S 3 用の他のセクタ 71 d は、リセット信号 RST の値が「0」の通常状態では、前記セクタ 71 c からのデータを選択し、「1」のリセット時には零値を選択して、出力する。立下り位相誤差データ S 4 用のセクタ 71 e、71 f の構成についても以上の構成と同様である。

次に、図 1 に示したクロス基準値生成部 72 の構成例を図 4 に示す。同図のクロス基準値生成部 72 において、72 a、71 b は符号反転回路、72 c はセクタにより構成される多入力選択回路、72 d は所定の固定値としての零値であって、基準値を零値に固定するために使用される。S 3 は立上り位相誤差データ、S 4 は立下り位相誤差データ、S 5 は立上りクロス基準値、S 6 は立下りクロス基準値、S 7 は制御信号である。

次に、前記図 4 のクロス基準値生成部 72 の詳細な構成及びそのクロス基準値の生成動作を説明する。

まず、クロス基準値生成部 72 には、位相誤差算出部 71 で算出された最新の立上り位相誤差データ S 3 及び立下り位相誤差データ S 4、並びに制御信号 S 7 が入力される。多入力選択回路 72 c は、制御信号 S 7 をセレクト信号とし、立

上り位相誤差データ S 3 と、立上り位相誤差データ S 3 を符号反転回路 7 2 a で符号反転したデータと、立下り位相誤差データ S 4 と、立下り位相誤差データを符号反転回路 7 2 b で符号反転したデータとの何れか、即ち、位相誤差データに基づいた基準値の更新と、基準値を固定値 7 2 d の零値に固定する場合とに、切り替えて出力する。多入力選択回路 7 2 c の出力はそのまま立上りクロス基準値 S 5 及び立下りクロス基準値 S 6 として用いられる。

以上説明したクロス検出部 7 0、位相誤差算出部 7 1、クロス基準値生成部 7 2 で一部を構成される位相誤差検出回路 7 0 0 における位相誤差データの検出の一連の動作を説明する。

クロス検出部 7 0 は、再生データと、立上りクロス基準値 S 5 と、立下りクロス基準値 S 6 とを入力とし、再生データの立上り時は立上りクロス検出部 7 0 a で、再生データの立下り時は立下りクロス検出部 7 0 b で、立上り／立下りクロス検出を行う。位相誤差算出部 7 1 では、再生データと、前記クロス検出部 7 0 からの立上りクロス検出信号 S 1 及び立下りクロス検出信号 S 2 とを受け、位相誤差データ P E D と、立上り位相誤差データ S 3 と、立下り位相誤差データ S 4 とを出力する。クロス基準値生成部 7 2 では、前記位相誤差算出部 7 1 からの立上り位相誤差データ S 3 と、立下り位相誤差データ S 4 とを受けて、これらを最新の立上り／立下りクロス基準値 S 5、S 6 として出力する。この基準値 S 5、S 6 が次のクロス検出の基準値として更新される。

前記の位相誤差検出方式の様子を図 5 を用いて説明する。同図において、丸印は再生データのサンプリングポイント、そのうち特に黒丸印は検出すべき位相誤差データポイント、L r は立上りクロス基準値レベル、L f は立下りクロス基準値レベルを示す。また、P E 1、P E 2、P E 3、P E 4 は各々位相誤差データポイントを示す。

先ず、立上り時に検出された位相誤差データ $PE1$ のレベルを立上り基準値レベル L_r とし、次の立上りクロス基準値として用いて、次の立上り位相誤差 $PE3$ を検出する。また、立下り時に検出された位相誤差データ $PE2$ のレベルを立下り基準値レベル L_f とし、次の立下りクロス基準値として用い、次の立下り位相誤差 $PE4$ を検出する。

すなわち、1 プロセス前に算出した立上り位相誤差データ $S3$ と、立下り位相誤差データ $S4$ とを各々次の再生データの立上り／立下り位相誤差のクロスポイントを検出するための基準値とするフィードバックループを形成する。この構成を用いることにより、位相誤差検出回路のキャプチャレンジを拡大することが可能となる。

(第2の実施形態)

次に、第2の実施形態における位相誤差検出回路について説明する。本実施形態では、クロス基準値生成部 72 が生成する基準値を前記第1の実施形態と異ならせている。

すなわち、図1のクロス基準値生成部 72 に入力された立上り位相誤差データ $S3$ を用いて、立上りクロス検出部 70a へは立上りクロス基準値 $S5$ を出力し、立下りクロス検出部 70b へは、絶対値が等しく符号を反転させた立上りクロス基準値 $S5$ を出力する。これを図6を用いて説明する。立上り時の位相誤差データポイント $PE1$ のレベル L_r を基準値として、次の立上り時の位相誤差データポイント $PE3$ を検出し、立下り時の位相誤差データポイント $PE2$ 、 $PE4$ の検出には、前記立上り時の位相誤差データポイント $PE1$ のレベル L_r を符号反転させた値を基準値として用いる。

従って、第1の実施形態と同様に、位相誤差検出回路のキャプチャレンジを拡

大することが可能となる。

(第3の実施形態)

次に、第3の実施形態における位相誤差検出回路について説明する。本実施形態では、基準値の生成の他の実施形態を示す。

すなわち、クロス基準値生成部72に入力された立下り位相誤差データS4を用いて、立下りクロス検出部70bへは立下りクロス基準値S6を出力し、立上りクロス検出部70aへは絶対値が等しく符号を反転させた立下りクロス基準値S6を出力する。これを図7を用いて説明すると、検出された立下り時の位相誤差データポイントPE2のレベルLfを基準値として、次の立下り時の位相誤差データポイントPE4を検出し、立上り時の位相誤差データポイントPE3の検出には、前記立下り時の位相誤差データポイントPE2のレベルLfの符号を反転させた値を基準値として用いる。

従って、第1の実施形態と同様に位相誤差検出回路のキャプチャレンジを拡大することが可能となる。

(第4の実施形態)

次に、第4の実施形態における位相誤差検出回路について説明する。本実施形態でも、基準値の生成の更に他の実施形態を示す。

すなわち、図1のクロス基準値生成部72に入力された立上り位相誤差データS3及び立下り位相誤差データS4を用いて、これら2つのデータの平均値を算出する。そして、立上りクロス検出部70aへは、前記算出した平均値を立上りクロス基準値S5として出力し、立下りクロス検出部70bへは、前記算出した平均値の絶対値に符号を反転させた値を立下りクロス基準値S6として出力する。

以下、前記の動作を図 8 を用いて説明する。検出された立上り時の位相誤差データポイント $PE1$ のレベル L_r と、検出された立下り時の位相誤差データポイント $PE2$ のレベル L_f とから、それらの和の $1/2$ 値である平均値を算出する。次の立上り時の位相誤差データポイントを検出するための基準値には、前記平均値 $(L_r + L_f) / 2$ を、次の立下り時の位相誤差データポイントを検出するための基準値には、符号反転した前記平均値 $-(L_r + L_f) / 2$ を用いる。

従って、第 1 の実施形態と同様に、位相誤差検出回路のキャプチャレンジを拡大することが可能となる。

(第 5 の実施形態)

次に、第 5 の実施形態の位相誤差検出回路について説明する。本実施の形態は、図 1 の制御信号生成部 73 の具体的な構成を示す。

制御信号生成部 73 の内部構成例を図 9 に示す。同図の制御信号生成部 73 において、731 は比較回路、732 は予め設定された所定値の閾値、733 は切替判定回路、 PED は位相誤差データ、 $S7$ は制御信号、 $S8$ は外部信号である。

図 9 の制御信号生成部 73 の詳細な構成及びその動作の一例の概略を説明する。先ず、比較回路 731 では、入力される閾値 732 と位相誤差データ PED を加工した値とを比較し、切替判定回路 733 へ比較結果を出力する。切替判定回路 733 は、前記比較回路 731 の比較結果と、外部信号 $S8$ とを受け、それ等信号に基づいて、クロス基準値生成部 72 を制御する制御信号 $S7$ を出力する。

以下、一連の動作の詳細を説明する。制御信号生成部 73 は、位相誤差算出部 71 の位相誤差データをモニタして、位相誤差が所定値の閾値 732 未満となって定常状態へ近づいた場合に、ゼロクロス検出方式に切り替える制御信号 $S7$ をクロス基準値生成部 72 へ出力する。このような制御信号 $S7$ が出力されると、

この制御信号 S 7 を受けたクロス基準値生成部 7 2 は、図 4 において、多入力選択回路 7 2 c が、固定値（すなわち、零値） 7 2 d を選択して、この固定値を立上り及び立下りクロス基準値 S 5、S 6 として、クロス検出部 7 0 に出力する。

このような制御の様子を図 1 0 を用いて説明する。同図において、P E 1 ～ P E 8 は位相誤差データポイント、図中で破線で上下を囲む範囲は、位相誤差が閾値未満に小さくて定常状態であることを判定する定常状態判定領域である。同図では、位相誤差データポイント P E 2 から定常状態になっている。定常状態と判定された後、位相誤差データポイントの数をカウントしていき、そのカウント数が閾値 7 3 2 を越えた時点で、立上り及び立下りクロス基準値 S 5、S 6 を基準とするフィードバック検出方式から、基準値を零値とするゼロクロス検出方式へ切り替える。

つまり、位相誤差が閾値以上に大きな期間では、立上り／立下りクロス基準値 S 5、S 6 を逐次更新して行って、次のクロス検出の基準データとするが、位相誤差が小さくなって定常状態へ近づくと、クロス基準値生成部 7 2 からは基準値として零値を出力して、従来のゼロクロスポイント検出方式を行い、効率の良い位相誤差検出を実現することが可能となる。

（第 6 の実施形態）

次に、第 6 の実施形態における位相誤差検出回路について説明する。本実施形態は、本願発明の特徴的なフィードバック検出方式から、ゼロクロス検出方式への切り替えの変形例を示す。

本実施形態では、図 9 に示した制御信号生成部 7 3 は、位相誤差データ P E D を受け、そのデータが示す位相誤差の値を予め設定した所定値の閾値 7 3 2 と比較して、閾値 7 3 2 を越える場合には、更新したクロス基準値を選択し、一方、

閾値 732 を越えずにゼロクロス近辺にある場合には零値を基準値として選択するような制御信号 S7 を、クロス検出部 70 へ出力する。

この制御の様子を図 11 を用いて説明する。図中、丸印はサンプリングデータポイント、PE1～PE4 は位相誤差データポイント、破線で上下を囲む範囲部分はゼロクロス検出方式採用領域である。ゼロクロス検出方式採用領域とフィードバック検出方式採用領域は閾値 732 によって区切られている。位相誤差データポイント PE1、PE2 は位相誤差が閾値 732 よりも大きいため、フィードバック検出方式により位相誤差検出を行うが、位相誤差が閾値 732 未満に小さくなった位相誤差データポイント PE3、PE4 では、ゼロクロス検出方式へと切り替える。

つまり、位相誤差が予め設定した閾値 732 を越えている場合は、立上り／立下りクロス基準値を更新して、次のクロス検出の基準データとするが、位相誤差が小さくなって閾値 732 に満たない場合は、クロス基準値生成部 72 からはゼロを出力し、従来のゼロクロスポイント検出方式を行い、効率の良い位相誤差検出を実現することが可能となる。

(第 7 の実施形態)

次に、第 7 の実施形態における位相誤差検出回路について説明する。本実施形態では、クロス検出方式の切り替えを外部信号に基づいて行う場合を説明する。

DVD などの光ディスクには、ある一定間隔でシンクマーク（既知コード）（特定パターン）が記録されている。つまりシンク間隔を読み取れる状態は、周波数誤差が小さくなったことを示唆する。このシンクマークの間隔を読み取った検出時には、この検出時に生成されるシンク検出信号を、図 9 において外部信号 S8 として制御信号生成部 73 の切替判定回路 733 へ受け、再生動作開始直後

などのようにシンク検出信号がLOWの間は、フィードバック検出方式を用いて位相誤差を検出し、一方、シンクを読み取ってシンク検出信号がHIとなった場合には、ゼロクロス検出方式へ切り替えるように、制御信号S7を出力する。

つまり、一定間隔で記録されているシンクを検出して生成されるシンク検出信号を外部信号S8とすることにより、周波数誤差の大小を判断し、このシンク検出信号がLOWの場合は、フィードバック方式を用いて立上り／立下りクロス基準値を更新して、次のクロス検出の基準データし、シンク検出信号がHIとなった周波数誤差の小さい状況では、従来のゼロクロスポイント検出方式を用いることにより、効率の良い位相誤差検出を実現することが可能である。

(第8の実施形態)

次に、第8の実施形態における位相誤差検出回路について説明する。本実施形態は、クロス検出方式の切り替えを外部信号に基づいて行う場合の他の変形例を説明する。

DVDなど光ディスクでは、キズや汚れなどにより再生信号が異常状態になることがある。この異常再生信号を検出したときに生成される異常信号検出信号を、図9において外部信号S8として制御信号生成部73の切替判定回路733へ入力し、異常信号検出信号がHIとなった時、動作リセット信号として、制御信号S7をクロス基準値生成部72へ出力する。

つまり、記録媒体にキズや汚れがあることで生じる異常信号の検出時に生成される異常信号検出信号をモニタすることにより、この異常信号検出信号を検出した時点でクロス基準値生成部72の出力するクロス基準値を所定値にリセットする。従って、異常信号によって生じる位相誤差データのバラツキを抑えることができ、効率の良い位相誤差検出を実現することが可能である。

尚、制御信号生成部 7 3 の構成については、前記第 6 及び第 6 の実施形態での構成と、前記第 7 及び第 8 の実施形態での構成を併有する構成を採用しても良いのは勿論である。

(第 9 の実施形態)

次に、本発明の第 9 の実施形態の位相誤差検出回路を説明する。

図 1 2 は本実施形態の位相誤差検出回路の構成を示す。既述した以上の実施形態では、前の過程で検出した位相誤差データを基準値として、次のゼロクロスポイントとなる位相誤差データを検出したが、本実施の形態では、前の過程で検出した位相誤差データを基準値とする場合に、その基準値となるべき位相誤差データの値に閾値を設けて、ジッタ等を抑制するようにしている。

すなわち、図 1 2 に示した位相誤差検出回路 7 1 0 では、図 1 に示した位相誤差検出回路 7 0 0 に対して、更に、閾値生成部 7 1 1 が配置される。また、この閾値生成部 7 1 1 の配置に伴いクロス基準値生成部 7 1 2 の構成に変更を加えている。

前記閾値生成部 7 1 1 の構成を図 1 3 に示す。同図に示した閾値生成部 7 1 1 は、立上り用の閾値を生成する部分のみの構成を示す。立下り用の閾値を生成する部分の構成は同様であるので省略する。同図の閾値生成部 7 1 1 において、7 2 3、7 2 7 及び 7 2 8 はセクタ、7 2 4 は D フリップフロップ、7 2 5 は漸減回路、7 2 6 は閾値量切替信号生成部（切替信号生成部）、7 2 9 は論理回路である。

外部から入力される設定用閾値 S 1 1 は、前記セクタ 7 2 3 で選択されて、D フリップフロップ 7 2 4 に保持される。前記設定用閾値 S 1 1 の値が他の値に

変更されると、イネーブル信号S 1 2が「0」値から「1」に変化して、変更後の設定用閾値S 1 1がセクタ7 2 3で選択されてDフリップフロップ7 2 4に保持される。前記漸減回路7 2 5は、Dフリップフロップ7 2 4に保持された閾値S 1 1の値を任意の設定で漸減させる。閾値量切替信号生成部7 2 6は、外部信号S 8を受ける。この外部信号S 8は、再生データのゼロクロスの回数が所定期間中に所定値未満である状況のときに発生、出力される。閾値量切替信号生成部7 2 6は、この外部信号S 8を受けた時に切替信号を生成し、この切替信号をセクタ（選択回路）7 2 7に出力する。セクタ7 2 7は、前記切替信号を受けて、前記Dフリップフロップ7 2 4に保持された閾値を選択し、前記切替信号を受けていない時には前記漸減回路7 2 5からの閾値を選択する。他のセクタ7 2 8は、前記閾値量切替信号生成部7 2 6の出力信号又は外部からの制御信号S 1 0を論理回路7 2 9を介して受けた場合には、零値の閾値を選択し、受けていない場合には前記セクタ7 2 7からの所定値の閾値を選択し、その選択した閾値を立上り用閾値S 9 aとして出力する。

次に、前記図1 2に示したクロス基準値生成部7 1 2の構成を図1 4に示す。同図において、7 1 3は立上りクロスデータ用のゲイン調整回路、7 1 4は立下りクロスデータ用のゲイン調整回路、7 1 5及び7 1 6は減算器、7 1 7、7 1 8、7 1 9及び7 2 0はセクタである。このクロス基準値生成部7 1 2は、前記位相誤差算出部7 0 3の立上り及び立下り位相誤差データS 3、S 4、前記閾値生成部7 1 1からの閾値S 9、並びに前記制御信号生成部7 1 3の制御信号S 7を受けて、立上り用基準値S 5及び立下り用基準値S 6を出力する。

前記減算器7 1 5は、前記ゲイン調整回路7 1 3でゲイン調整された立上り位相誤差データS 3から閾値生成部7 1 1からの立上り用閾値S 9 aを減算し、その減算結果の符号データをセクタ7 1 7に出力する。セクタ7 1 7は、前記

減算器 715 からの符号データが正（「1」）の場合には立上り用閾値 $S9a$ を、負（「0」）の場合には立上り位相誤差データを選択する。つまり、セレクタ 717 は、立上り位相誤差データと立上り用閾値 $S9a$ との絶対値を比較して、小さい方の値を選択して、立上りクロス基準値として出力する。他のセレクタ 719 は、前記制御信号生成部 713 の制御信号 $S7$ を受け、この制御信号の値が「1」のときには零値の立上りクロス基準値を選択する一方、制御信号の値が「0」のときにはセレクタ 717 からの立上りクロス基準値を選択し、選択したクロス基準値を立上りクロス基準値 $S5$ として図 12 の立上りクロス検出部 701 に出力する。

以上、クロス基準値生成部 712 での立上りクロス基準値 $S5$ の生成について説明したが、立下りクロス基準値 $S6$ の生成についても同様であるので、その説明は省略する。

以下、本実施形態の位相誤差検出回路の動作を図 15 に基づいて説明する。同図では、 $3T + 3T$ （ T はチャネル周期）の繰り返しの再生信号とサンプリングポイントとを示しており、 $PE1$ 、 $PE2$ 、 $PE3$ 、 $PE4$ は位相誤差データ、 $Lr1$ は立上りクロス基準値、 $Lf1$ 、 $Lf2$ は立下りクロス基準値、 $Lrth$ は立上り用閾値、 $Lfth$ は立下り用閾値を示している。

図 15 では、まず、最初に検出される立上りク位相誤差データ $PE1$ は、立上り用閾値 $Lrth$ よりも絶対値が小さいので、クロス基準値生成部 712 のセレクタ 717 が立上りク位相誤差データ $PE1$ を選択し、この立上りク位相誤差データ $PE1$ の振幅値が立上りクロス基準値 $Lr1$ となる。次の位相誤差データ $PE3$ では、この位相誤差データ $PE3$ とその前の位相誤差データとの平均値（同図に記号 $\times 1$ で示す）が前記立上りクロス基準値 $Lr1$ 未満で負であり、この立上り位相誤差データ $PE3$ とその後の位相誤差データとの平均値（同図に記号 \times

2で示す) が前記立上りクロス基準値 L_{r1} を越えて正であるので、この位相誤差データ $PE3$ が立上り位相誤差データとして検出される。前記立上り位相誤差データ $PE3$ の振幅値は、予め設定している立上り用閾値 L_{rth} の絶対値よりも大きいので、この立上り用閾値 L_{rth} が次の立上りクロス基準値となる。

一方、立下り位相誤差データの検出については、最初に検出される立下り位相誤差データ $PE2$ は立下り用閾値 L_{fth} よりも絶対値が小さいので、この立下り位相誤差データ $PE2$ の振幅値が立下りクロス基準値 L_{f1} となる。次の立下り位相誤差データ $PE4$ では、この位相誤差データ $PE4$ とその前の位相誤差データとの平均値(同図に記号 $\times 3$ で示す)の絶対値が前記立下りクロス基準値 L_{f1} の絶対値未満で負であり、この立下り位相誤差データ $PE4$ とその後の位相誤差データとの平均値(同図に記号 $\times 4$ で示す)が前記立下りクロス基準値 L_{f1} を越えて正であるので、この位相誤差データ $PE4$ が立下り位相誤差データとして検出される。この立下り位相誤差データ $PE4$ は、予め設定している立下り用閾値 L_{fth} の絶対値よりも小さいので、この立下り位相誤差データ $PE4$ の振幅値が、次の立下りクロス基準値 L_{f2} となる。

このように、本実施形態では、1プロセス前に検出した位相誤差データを次の位相誤差データの検出の基準値とするに際して、閾値を設けたので、ジッタや外乱などに起因するフィードバック制御の発散を抑制できると共に、位相比較器のキャプチャレンジを拡大することが可能である。

(第10の実施形態)

次に、本発明の第10の実施形態の位相誤差検出回路について説明する。

本実施形態は、前記第9の実施形態のクロス基準値生成部712の構成を一部変更したものである。

すなわち、図 16 のクロス基準値生成部 712a では、絶対値平均算出回路 721 と、符号反転回路 722 とが追加される。前記絶対値平均算出回路 721 は、セクタ 717 で選択された立上りクロス基準値の絶対値と、セクタ 718 で選択された立上りクロス基準値の絶対値との平均値を算出して、出力する。この絶対値平均算出回路 721 からの平均クロス基準値は、そのままセクタ 719 に出力されると共に、符号反転回路 722 で符号反転された後にセクタ 720 に出力される。

つまり、図 16 に示したクロス基準値生成部 712a は、立上り位相誤差データ及び立下り位相誤差データのクロス基準値として、絶対値が等しい共通の基準値を採用するものである。

本実施形態の位相誤差検出回路の動作を図 17 に基づいて説明する。同図では、 $3T + 3T$ (T はチャンネル周期) の繰り返しの再生信号とサンプリングポイントを示している。同図では、最初に検出される立上り位相誤差データ $PE1$ は立上り用閾値 L_{rth} よりも絶対値が小さいので、この立上り位相誤差データ $PE1$ の振幅値が立上りクロス基準値 L_{r1} となる。また、最初に検出される立下り位相誤差データ $PE2$ も立下り用閾値 L_{fth} よりも絶対値が小さいので、この立下り位相誤差データ $PE2$ の振幅値が立下りクロス基準値 L_{f1} となる。その後は、この立上り及び立下りの両クロス基準値 L_{r1} 、 L_{f1} の絶対値の平均値 $((L_{r1} + L_{f1}) / 2)$ が、次の立上り位相誤差データ $PE3$ の検出基準値となると共に、その絶対値の平均値の符号の反転値 $-((L_{r1} + L_{f1}) / 2)$ が、次の立下り位相誤差データ $PE4$ の検出基準値となる。

その後は、これ等の立上り及び立下りの両位相誤差データ $PE3$ 、 $PE4$ の振幅値の両絶対値と、立上り及び立下り用の両閾値 L_{rth} 、 L_{fth} の絶対値とを比較した結果に基づいて、続く立上り及び立下りのクロス基準値 L_{r2} 、 L_{f2}

2を生成する。

従って、本実施形態においても、前記第9の実施形態と同様に、ジッタや外乱などによるフィードバック制御の発散を抑制できると共に、位相誤差検出回路のキャプチャレンジを拡大することが可能である。

(第11の実施形態)

次に、本発明の第11の実施形態の位相誤差検出回路について説明する。本実施形態では、前記第9の実施形態のクロス基準値生成部712の構成の一部を更に変更したものである。

すなわち、図18に示した本実施形態のクロス基準値生成部712bでは、図14に示したクロス基準値生成部712での立下り基準値生成用のゲイン調整回路714、減算器716及びセクタ718を省略して、立上り基準値生成用のセクタ717からの立上りクロス基準値を符号反転回路722で符号反転した値を立下りクロス基準値としてセクタ720に入力する構成である。その他の構成は、図12に示したクロス基準値生成部712の構成と同一であるので、その説明を省略する。

次に、本実施形態の位相誤差検出回路の動作を図19に基づいて説明する。図19では、最初に検出される立上り位相誤差データPE1が立上り用閾値L_{rth}よりも絶対値が小さいので、この立上り位相誤差データPE1の振幅値が立上りクロス基準値L_{r1}となる。そして、前記立上りクロス基準値L_{r1}の符号を反転した値が立下りクロス基準値L_{f1}とされる。その後、次の立上り位相誤差データPE3は、前記立上りクロス基準値L_{r1}を基準に検出され、次の立下りクロスデータPE4は、立下りクロス基準値L_{f1}(=L_{r1})を基準に検出さ

れる。

続いて、前記の立上り及び立下りの両位相誤差データ P E 3、P E 4 の振幅値の絶対値と、立上り及び立下り用の両閾値 L r t h、L f t h の絶対値とを比較した結果に基づいて、続く立上り及び立下りクロス基準値 L r 2、L f 2 が生成される。

尚、本実施形態では、クロス基準値生成部 7 1 2 b として、立上り基準値生成用のゲイン調整回路 7 1 3、減算器 7 1 5 及びセクタ 7 1 7 のみを設けたが、反対に、図 1 2 のクロス基準値生成部 7 1 2 において、立下り基準値生成用のゲイン調整回路 7 1 4、減算器 7 1 6 及びセクタ 7 1 8 のみを設けても良いのは勿論である。この場合は、立下りクロス基準値が生成され、この立下りクロス基準値の符号を反転した値が立上りクロス基準値とされる。この場合の立上り及び立下りの両クロス基準値の生成の様子を図 2 0 に示す。

(第 1 2 の実施形態)

次に、本発明の第 1 2 の実施形態の位相誤差検出回路について説明する。

本実施形態は、図 1 2 に示した制御信号生成部 7 1 3 が制御信号を生成する時期を特定するものである。

すなわち、制御信号生成部 7 1 3 は、図 1 2 に示すように、位相誤差算出部 7 0 3 から位相誤差データ P E D が入力されていて、この位相誤差データ P E D をモニタして、その位相誤差量が小さくなって、図 2 1 に示すように。定常状態判定領域内に入った状況になると、定常状態判定領域内でのクロスデータポイントが所定個の閾値になった時点で、立上り及び立下りのクロス基準値を零レベルに固定したゼロクロス検出方式に切り替える制御信号 S 5 を図 1 2 に示したクロス基準値生成部 7 1 2 へ出力する。

従って、本実施形態では、図 2 1 に例示するように、クロスデータポイント P E 2 以降で再生データは定常状態判定領域内に入り、その後、合計所定個（5 個）のクロスデータポイント P E 2 ～ P E 6 をカウントした時点で、制御信号生成部 7 1 3 が制御信号 S 7 が生成すると、クロス基準値生成部 7 1 2 では、図 1 4 に示したように、2 個のセクタ 7 1 9、7 2 0 が零値のクロス基準値を選択するので、フィードバック検出方式からゼロクロス検出方式に切り替えられる。

よって、本実施形態では、位相誤差量が大きな期間では、立上り及び立下りの両クロス基準値を更新し、次のクロスデータ検出の基準値とするが、位相誤差量が小さくなって定常状態へ近づくと、ゼロクロスデータ検出方式に切り替えて、効率の良い位相誤差検出を実現することが可能である。

（第 1 3 の実施形態）

次に、本発明の第 1 3 の実施形態の位相誤差検出回路について説明する。

本実施形態は、図 1 2 に示した制御信号生成部 7 1 3 が制御信号を生成する時期を前記とは別の時期に特定するものである。

すなわち、制御信号生成部 7 1 3 は、図 1 2 に示すように、位相誤差算出部 7 0 3 から位相誤差データ P E D が入力されていて、この位相誤差データ P E D をモニタして、その位相誤差量を所定の閾値と比較する。この閾値は、図 2 2 に示すように、ゼロクロス検出方式の適用領域内であるとして予め設定された位相誤差量である。制御信号生成部 7 1 3 は、入力された位相誤差データ P E D と前記所定の閾値と比較の結果、位相誤差データ P E D が前記所定の閾値未満にあって、ゼロクロス近辺にある場合には、「0」値の制御信号を生成して、図 1 2 に示したクロス基準値生成部 7 1 2 に出力する。

従って、本実施形態では、図 2 2 に示したように、クロスデータポイント P E 1、P E 2 は、位相誤差量が大きいので、フィードバック検出方式によりクロスデータの検出を行っているが、クロスデータポイント P E 3、P E 4 のように位相誤差量が所定の閾値未満になった場合には、ゼロクロス検出方式へと切り替えられる。

従って、本実施形態においても、第 1 2 の実施形態と同様に、効率の良い位相誤差検出を実現することが可能である。

(第 1 4 の実施形態)

更に、本発明の第 1 4 の実施形態の位相誤差検出回路について説明する。

本実施形態では、前記第 7 の実施形態と同様に、制御信号生成部 7 1 3 に入力する外部信号 S 8 として、DVD などの光ディスクに一定間隔で記録されているシンクマークを検出した時に生成されるシンク検出信号を採用する。

前記制御信号生成部 7 1 3 は前記シンク検出信号を受けた時、すなわち、再生データの周波数誤差が小さくなった状況において、「1」値の制御信号 S 7 を生成してクロス基準値生成部 7 1 2 に出力する。前記クロス基準値生成部 7 1 2 では、図 1 4 に示したように、セレクタ 7 1 9、7 2 0 が零値のクロス基準値を選択するので、クロス検出方式はフィードバック方式からゼロクロスデータ検出方式へと切り替わる。

従って、本実施形態においても、前記第 1 3 の実施形態と同様に、効率の良い位相誤差検出を実現することが可能である。

(第 1 5 の実施の形態)

続いて、第 1 5 の実施形態の位相誤差検出回路について説明する。

本実施形態では、前記第 8 の実施形態と同様に、制御信号生成部 7 1 3 に入力する外部信号 S 8 として、光ディスクのキズや汚れ等に起因して再生信号が異常状態になった異常再生信号を検出した異常信号検出信号を採用する。

前記制御信号生成部 7 1 3 は、前記異常信号検出信号を受けた時には、「1」値の制御信号 S 7 を生成し、クロス基準値生成部 7 1 2 によりクロス基準値を零値にリセットする。

従って、本実施形態では、異常信号から検出されるクロスデータのバラツキを抑えることができ、効率の良い位相誤差検出を実現することが可能である。

尚、制御信号生成部 7 1 3 の構成については、前記第 1 2 及び第 1 3 の実施形態での構成と、前記第 1 4 及び第 1 5 の実施形態での構成を併有する構成を採用しても良いのは勿論である。

産業上の利用可能性

以上説明したように、本発明は、再生データとサンプリングクロックとの同期が取れていない状況であっても、位相誤差を正確に検出して、キャプチャレンジを拡大することが可能であるので、位相誤差検出回路及びこれを備えた同期クロック抽出回路等として有用である。

請求の範囲

1.

記録再生装置から再生され且つ量子化された再生データに基づいてこの再生データ自身に同期した同期クロックを抽出するに際して使用される位相誤差検出回路であって、

前記再生データを入力すると共に所定の基準値を受け、前記再生データが前記基準値とクロスするクロスタイミングを検出するクロス検出部と、

前記再生データ及び前記クロス検出部のクロスタイミング信号を受け、前記クロスタイミングでの前記再生データと零値との差を位相誤差データとして算出する位相誤差算出部と、

前記位相誤差算出部の位相誤差データを受け、この位相誤差データに基づいて前記クロス検出部の前記基準値を更新するクロス基準値生成部とを備えた

ことを特徴とする位相誤差検出回路。

2.

請求項 1 記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部が位相誤差データを算出する毎に、その算出された最新の位相誤差データを前記クロス検出部の基準値として更新する

ことを特徴とする位相誤差検出回路。

3.

請求項 1 記載の位相誤差検出回路において、

前記クロス検出部は、

前記再生データが前記基準値に対して立上りでクロスする立上りクロスタイミングを検出する立上りクロス検出部と、

前記再生データが前記基準値に対して立下りでクロスする立下りクロスタイミングを検出する立下りクロス検出部とを有することを特徴とする位相誤差検出回路。

4.

請求項 3 記載の位相誤差検出回路において、

前記位相誤差算出部は、

前記立上りクロス検出部の立上りクロスタイミング信号を受けて、前記立上りクロスタイミングでの前記再生データと前記基準値との差を立上り位相誤差データとして算出すると共に、

前記立下りクロス検出部の立下りクロスタイミング信号を受けて、前記立下りクロスタイミングでの前記再生データと前記基準値との差を立下り位相誤差データとして算出する

ことを特徴とする位相誤差検出回路。

5.

請求項 4 記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データ及び立下り位相誤差データを受け、前記立上り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立下り位相誤差データを立下り基準値として前記立下りクロス検出部に出力する

ことを特徴とする位相誤差検出回路。

6.

請求項 4 記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データを受け、前記立上り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立上り位相誤差データの符号を反転した後の立上り位相誤差データを立下り基準値として前記立下りクロス検出部に出力する

ことを特徴とする位相誤差検出回路。

7.

請求項4記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立下り位相誤差データを受け、前記立下り位相誤差データの符号を反転した後の立下り位相誤差データを立上り基準値として前記立上りクロス検出部に出力し、前記立下り位相誤差データを立下り基準値として前記立下りクロス検出部に出力する

ことを特徴とする位相誤差検出回路。

8.

請求項4記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データ及び立下り位相誤差データを受け、この入力された立上り位相誤差データ及び立下り位相誤差データの和の $1/2$ 値を算出し、この和の $1/2$ 値及びその符号反転値を立上り基準値及び立下り基準値として前記立上りクロス検出部及び立下りクロス検出部に出力する

ことを特徴とする位相誤差検出回路。

9.

請求項 1 ～ 8 記載の位相誤差検出回路において、

前記クロス基準値生成部は、前記クロス検出部の基準値を零値に固定する構成を有し、

前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるように、前記クロス基準値生成部に制御信号を出力する制御信号生成部を備える

ことを特徴とする位相誤差検出回路。

10.

請求項 9 記載の位相誤差検出回路において、

前記制御信号生成部は、

前記位相誤差算出部の位相誤差データを受け、この位相誤差データが示す位相誤差に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成する

ことを特徴とする位相誤差検出回路。

11.

請求項 10 記載の位相誤差検出回路において、

前記制御信号生成部は、

前記受けた位相誤差データの示す位相誤差が所定値未満となって定常状態に近づいた場合に、基準値の生成を、位相誤差データに基づく基準値の更新から基準値の零値への固定へ切り替えるよう、制御信号を出力する

ことを特徴とする位相誤差検出回路。

12.

請求項 10 記載の位相誤差検出回路において、

前記制御信号生成部は、

前記受けた位相誤差データの示す位相誤差が所定の閾値以上のときには、位相誤差データに基づいて基準値を更新し、所定の閾値未満のときには基準値を零値に固定するよう、制御信号を生成する

ことを特徴とする位相誤差検出回路。

1 3 .

請求項 9 記載の位相誤差検出回路において、

前記制御信号生成部は、

位相誤差検出回路の外部から所定の信号を受け、この外部からの所定の信号に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成する

ことを特徴とする位相誤差検出回路。

1 4 .

請求項 1 3 記載の位相誤差検出回路において、

前記制御信号生成部は、

前記再生データの特定パターンが検出されたときに出力される信号を前記外部からの所定の信号として受けたとき、基準値の生成を、位相誤差データに基づく基準値の更新から基準値の零値への固定へ切り替えるよう、制御信号を出力する

ことを特徴とする位相誤差検出回路。

1 5 .

請求項 1 4 記載の位相誤差検出回路において、

前記再生信号の特定パターンが検出されたときに出力される信号は、光ディスクのシンクマークの間隔を検出したときに生成されるシンク検出信号である

ことを特徴とする位相誤差検出回路。

16.

請求項9記載の位相誤差検出回路において、

前記制御信号生成部は、

前記再生データに異常が生じたときに生成される異常検出信号を受け、前記クロス基準値生成部における位相誤差データに基づく基準値の更新を所定値の基準値にリセットする

ことを特徴とする位相誤差検出回路。

17.

請求項9記載の位相誤差検出回路において、

前記制御信号生成部は、

前記位相誤差算出部の位相誤差データを入力すると共に、位相誤差検出回路の外部から所定の信号を受け、前記位相誤差データが示す位相誤差及び前記外部からの所定の信号に応じて、前記クロス基準値生成部における位相誤差データに基づく基準値の更新と基準値の零値への固定とを切り替えるよう、制御信号を生成する

ことを特徴とする位相誤差検出回路。

18.

請求項1記載の位相誤差検出回路と、

前記位相誤差検出回路から出力される位相誤差データを受け、この位相誤差データが示す位相誤差に応じて同期クロックの周波数を変化させる電圧制御発振器とを備えた

ことを特徴とする同期クロック抽出回路。

19.

請求項1記載の位相誤差検出回路において、

前記クロス検出部の基準値を更新するために用いる閾値を生成する閾値生成部を備え、

前記クロス基準値生成部は、

前記閾値生成部の閾値を受け、この閾値と前記位相誤差算出部の位相誤差データとに基づいて、前記クロス検出部の基準値を更新する

ことを特徴とする位相誤差検出回路。

20.

請求項19記載の位相誤差検出回路において、

前記閾値生成部は、

前記位相誤差算出部の位相誤差データを受けると共に、外部から所定の閾値データを受け、前記位相誤差データの絶対値と前記所定の閾値データの絶対値とのうち、小さい方の絶対値を閾値とする

ことを特徴とする位相誤差検出回路。

21.

請求項20記載の位相誤差検出回路において、

前記閾値生成部は、

立上りクロスタイミング用閾値と、立下りクロスタイミング用閾値とを生成する

ことを特徴とする位相誤差検出回路。

22.

請求項 2 1 記載の位相誤差検出回路において、

前記クロス検出部は、

前記再生データが前記基準値に対して立上りでクロスする立上りクロスタイミングを検出する立上りクロス検出部と、

前記再生データが前記基準値に対して立下りでクロスする立下りクロスタイミングを検出する立下りクロス検出部とを有する

ことを特徴とする位相誤差検出回路。

2 3 .

請求項 2 2 記載の位相誤差検出回路において、

前記位相誤差算出部は、

前記立上りクロス検出部の立上りクロスタイミング信号を受けて、前記立上りクロスタイミングでの前記再生データと前記基準値との差を立上り位相誤差データとして算出すると共に、

前記立下りクロス検出部の立下りクロスタイミング信号を受けて、前記立下りクロスタイミングでの前記再生データと前記基準値との差を立下り位相誤差データとして算出する

ことを特徴とする位相誤差検出回路。

2 4 .

請求項 2 3 記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データと前記閾値生成部の立上りクロスタイミング用閾値とを受けて、前記立上り位相誤差データの絶対値と前記立上りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立上り基準値とすると共に、

前記位相誤差算出部の立下り位相誤差データと前記閾値生成部の立下りクロスタイミング用閾値とを受けて、前記立下り位相誤差データの絶対値と前記立下りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立下り基準値とする

ことを特徴とする位相誤差検出回路。

25.

請求項23記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データと前記閾値生成部の立上りクロスタイミング用閾値とを受けて、前記立上り位相誤差データの絶対値と前記立上りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立上り基準値とすると共に、

前記立上り基準値の符号を反転した値を立下り基準値とする

ことを特徴とする位相誤差検出回路。

26.

請求項23記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立下り位相誤差データと前記閾値生成部の立下りクロスタイミング用閾値とを受けて、前記立下り位相誤差データの絶対値と前記立下りクロスタイミング用閾値の絶対値とのうち、小さい方の絶対値を立下り基準値とすると共に、

前記立下り基準値の符号を反転した値を立上り基準値とする

ことを特徴とする位相誤差検出回路。

27.

請求項23記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記位相誤差算出部の立上り位相誤差データの絶対値と前記閾値生成部の立上りクロスタイミング用閾値の絶対値とのうち小さい方の絶対値と、前記位相誤差算出部の立下り位相誤差データの絶対値と前記閾値生成部の立下りクロスタイミング用閾値の絶対値とのうち小さい方の絶対値との両絶対値の平均値を算出する絶対値平均算出回路を有し、

前記絶対値平均算出回路で算出された前記両絶対値の平均値を立上り基準値及び立下り基準値とする

ことを特徴とする位相誤差検出回路。

28.

請求項19記載の位相誤差検出回路において、

前記クロス基準値生成部は、

前記クロス検出部の基準値として、前記閾値生成部の閾値と前記位相誤差算出部の位相誤差データとに基づいた基準値の他に、零値の基準値し、

前記零値の基準値と、前記閾値と位相誤差データとに基づいた基準値との何れか一方を選択する選択回路を有する

ことを特徴とする位相誤差検出回路。

29.

請求項28記載の位相誤差検出回路において、

前記クロス基準値生成部の選択回路を零値の基準値側に切換える制御信号を生成する制御信号生成部を有する

ことを特徴とする位相誤差検出回路。

30.

請求項29記載の位相誤差検出回路において、

前記制御信号生成部は、

前記位相誤差算出部で算出された位相誤差データを受け、この位相誤差データの値が所定値未満に収束している際に前記制御信号を生成し、この制御信号を前記クロス基準値生成部の選択回路に出力する

ことを特徴とする位相誤差検出回路。

31.

請求項29記載の位相誤差検出回路において、

前記制御信号生成部は、

前記記録再生装置が光ディスクからデータを再生している際に、前記光ディスクに記録されているシンクマークの間隔が検出された時に前記制御信号を生成し、この制御信号を前記クロス基準値生成部の選択回路に出力する

ことを特徴とする位相誤差検出回路。

32.

請求項19記載の位相誤差検出回路において、

前記閾値生成部は、

所定の閾値を漸減する漸減回路と、

前記所定の閾値と前記漸減回路により漸減された閾値とをの何れか一方を選択する選択回路と、

前記選択回路を前記漸減回路側に切替える切替信号を生成する切替信号生成部とを備える

ことを特徴とする位相誤差検出回路。

3 3 .

請求項 3 2 記載の位相誤差検出回路において、
前記切替信号生成部は、
前記再生データのゼロクロスの回数が所定期間中に所定値未満のときに、前記切替信号を生成して前記選択回路に出力することを特徴とする位相誤差検出回路。

3 4 .

請求項 3 2 記載の位相誤差検出回路において、
前記閾値生成部は、
外部から制御信号を受けて、零値の閾値を選択する選択回路を有することを特徴とする位相誤差検出回路。

3 5 .

請求項 1 9 記載の位相誤差検出回路において、
前記クロス基準値生成部は、
前記位相誤差算出部の位相誤差データの値を所定倍に調整するゲイン調整回路を有することを特徴とする位相誤差検出回路。

3 6 .

請求項 1 9 記載の位相誤差検出回路と、
前記位相誤差検出回路から出力される位相誤差データを入力し、この位相誤差データが示す位相誤差に応じて同期クロックの周波数を変化させる電圧制御発振器とを備えた

ことを特徴とする同期クロック抽出回路。

1/27

FIG. 1

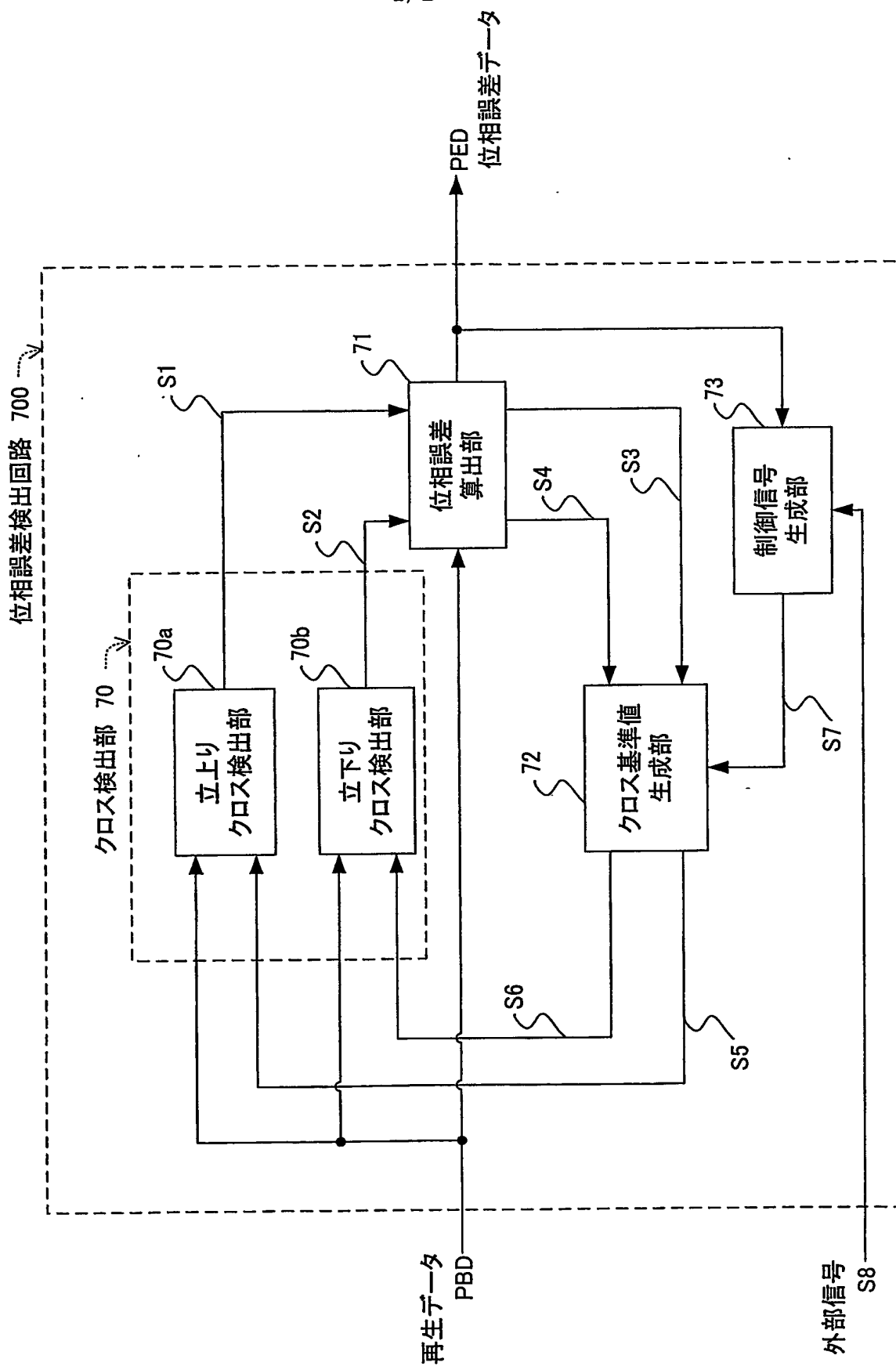


FIG. 2

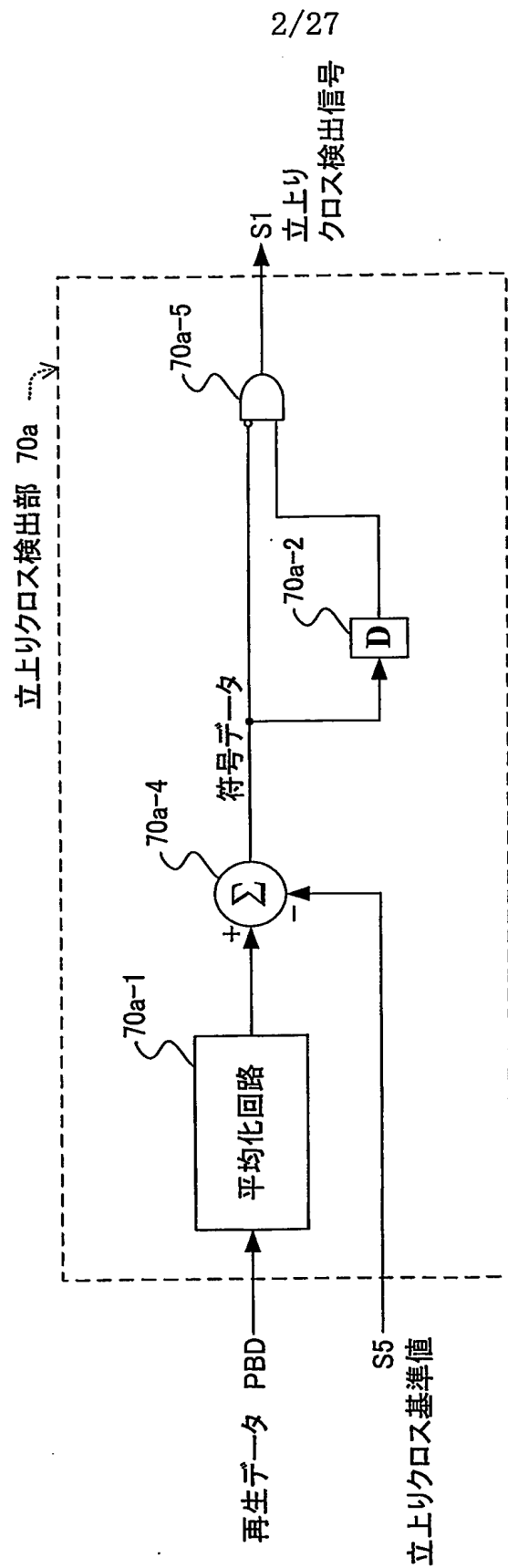
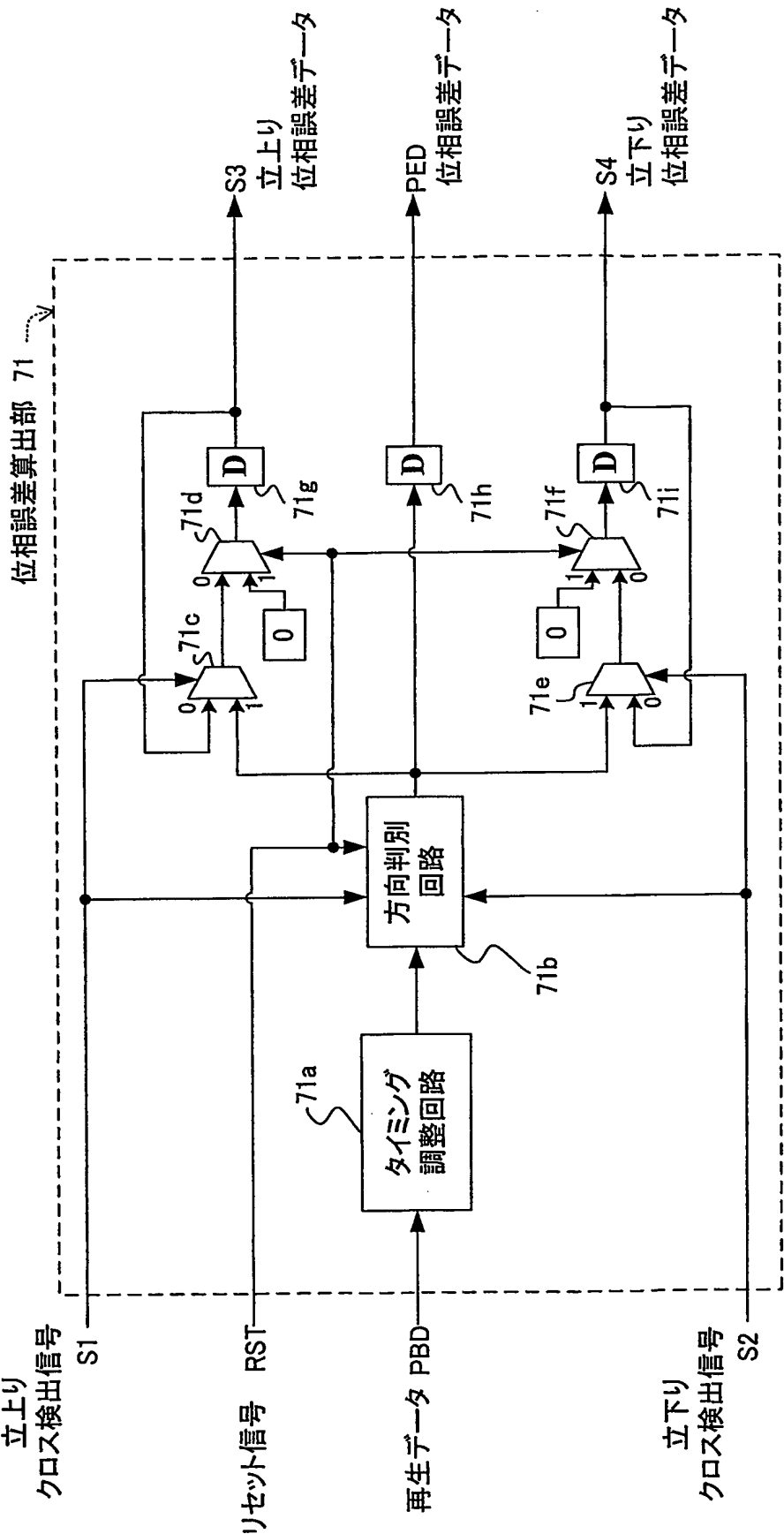
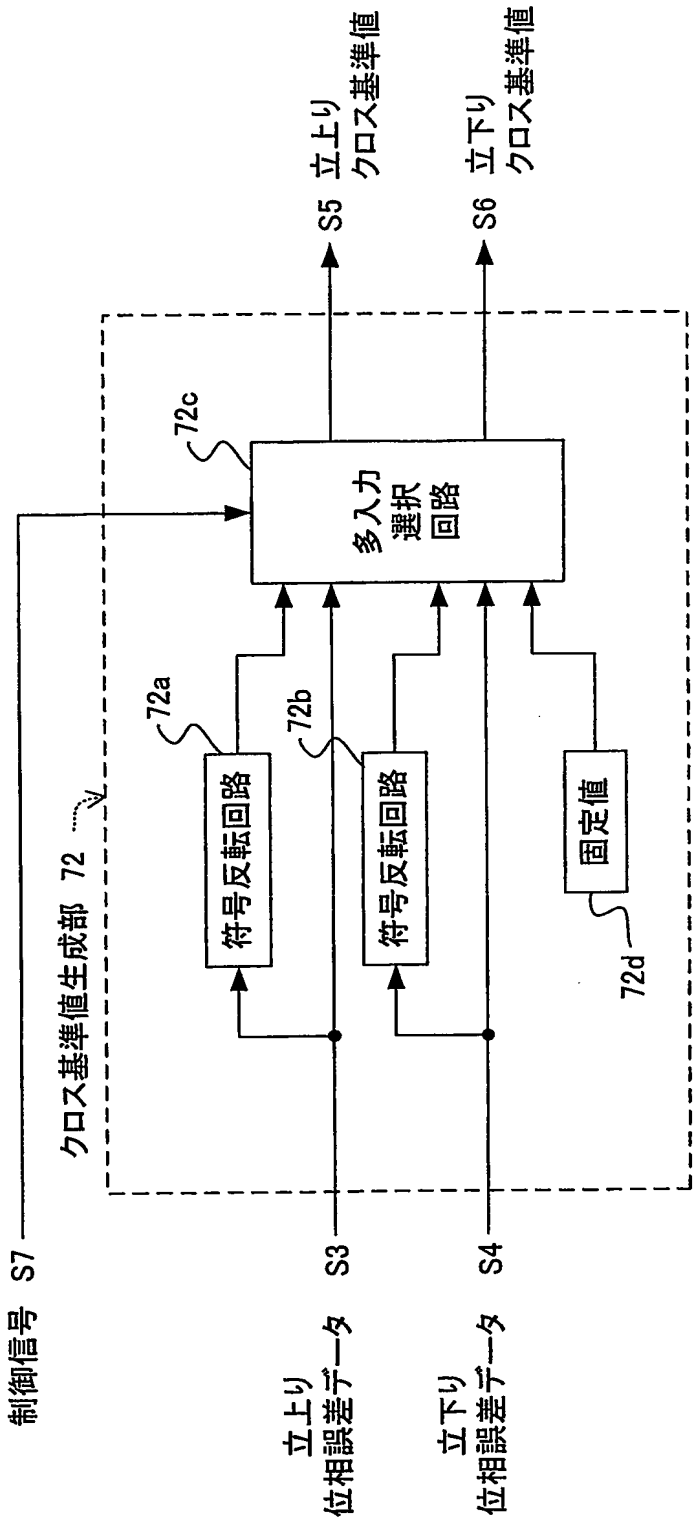


FIG. 3



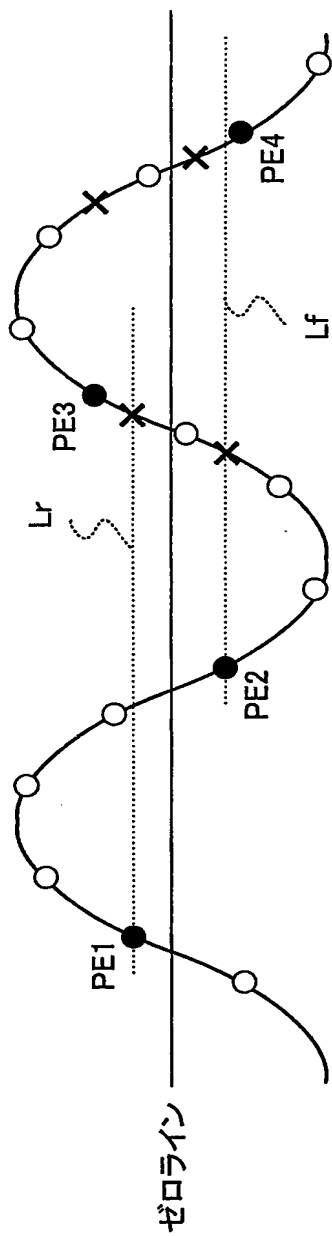
4/27

FIG. 4



5/27

FIG. 5



6/27

FIG. 6

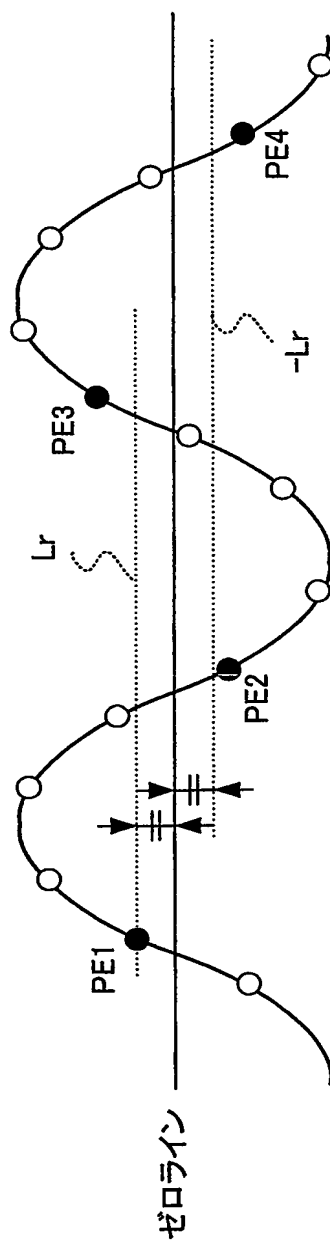
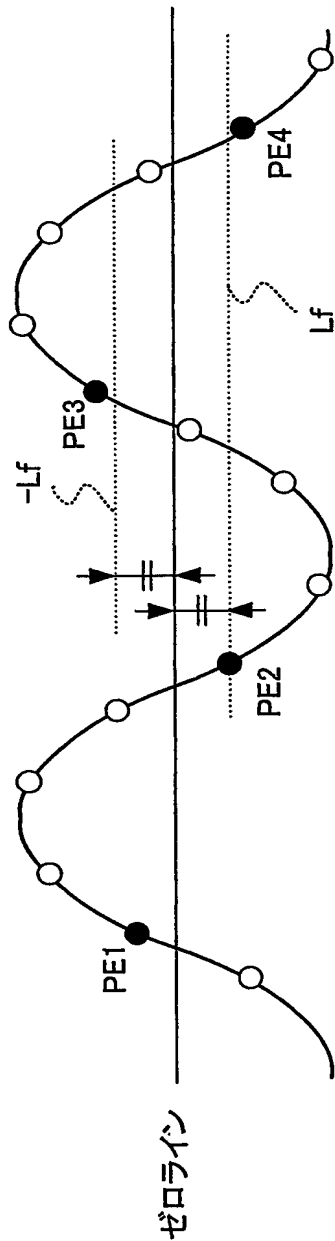
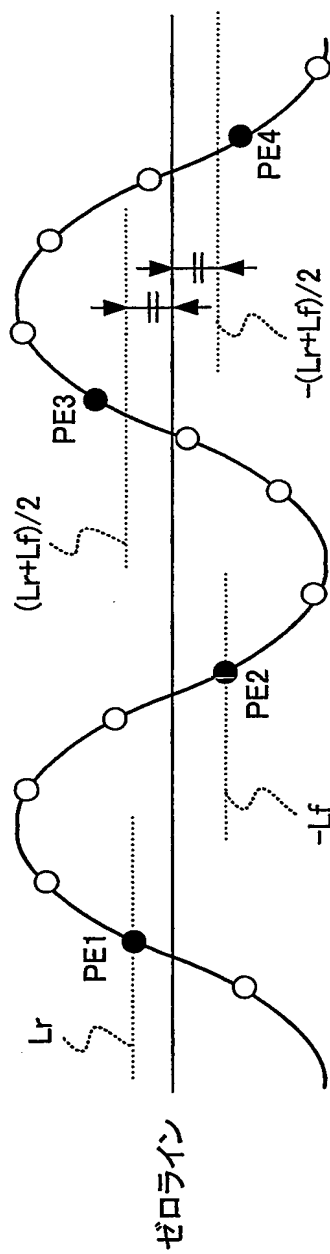


FIG. 7



8/27

FIG. 8



9/27

FIG. 9

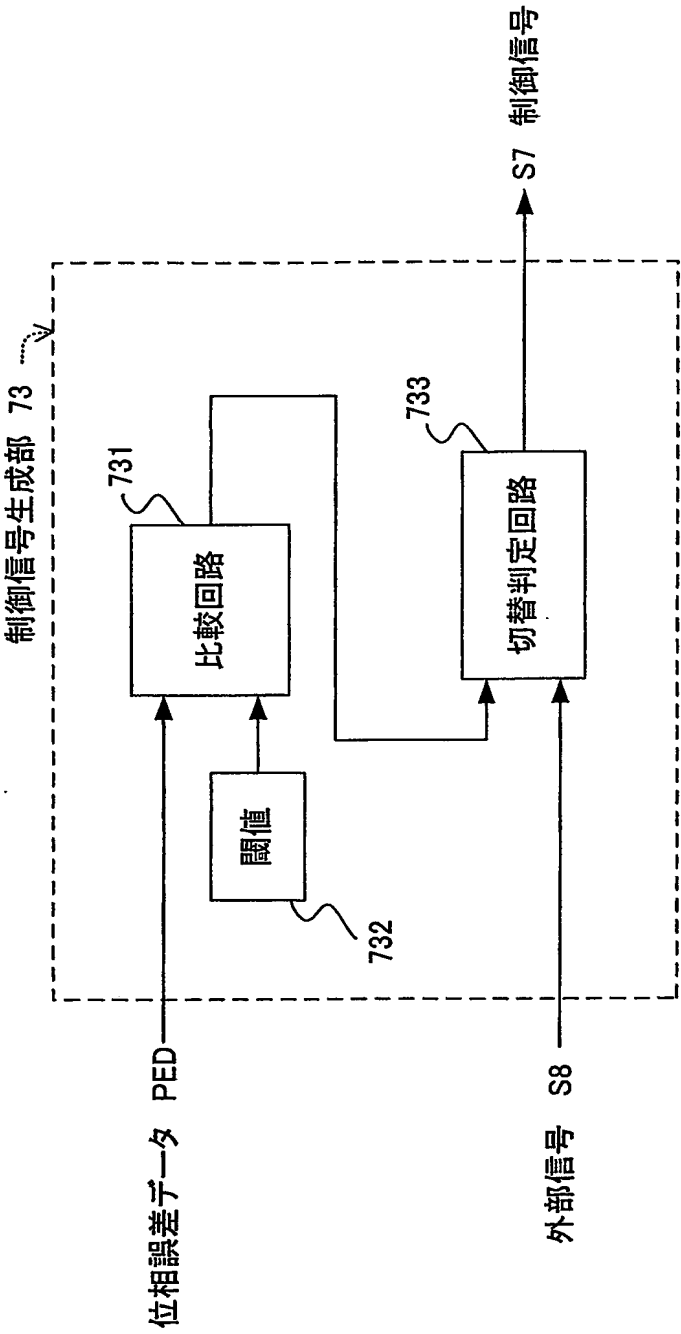
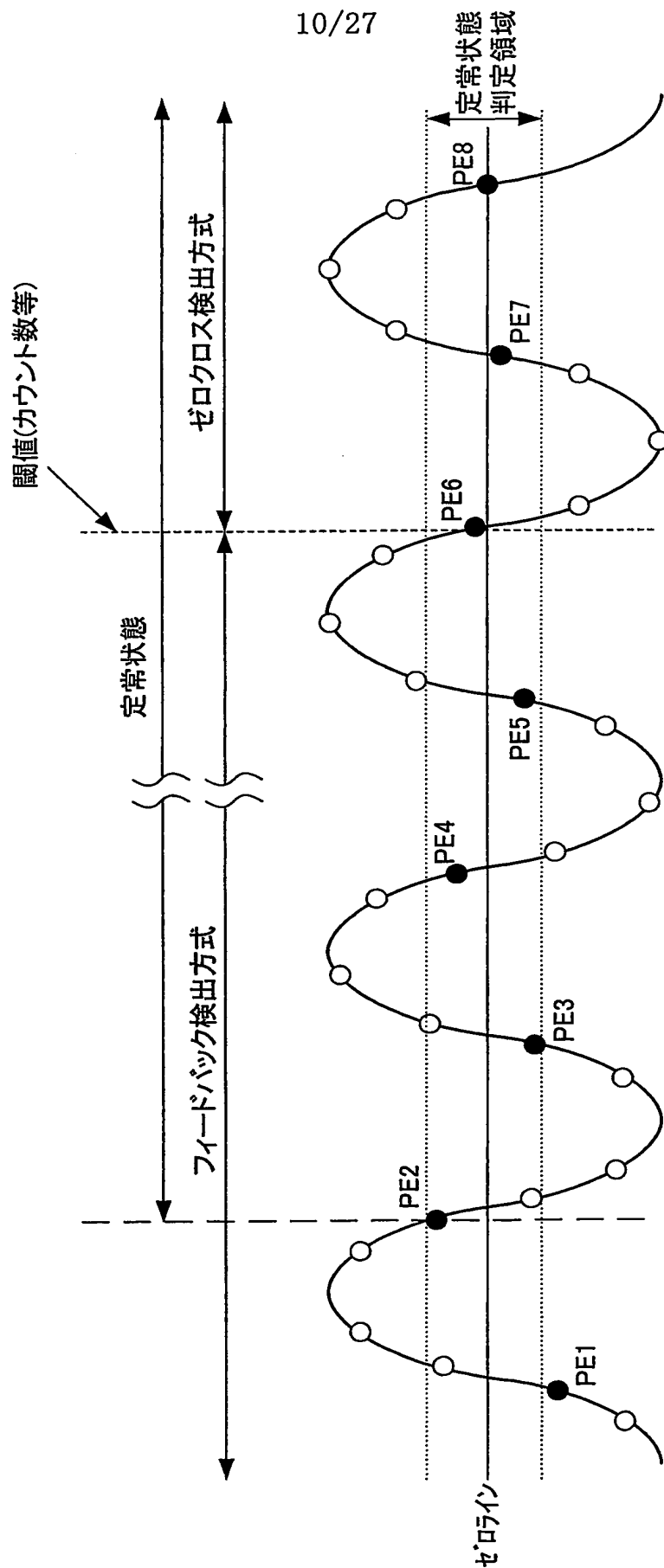
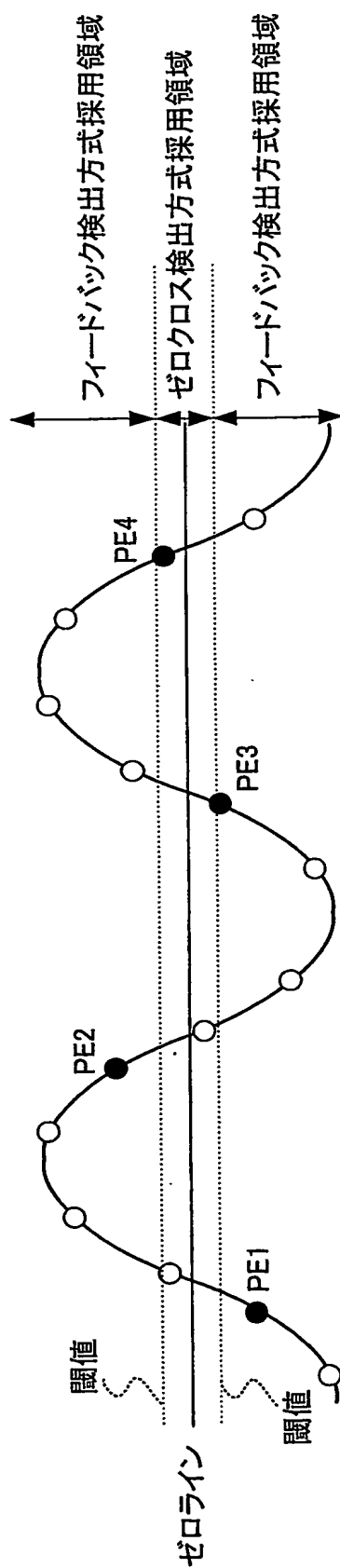


FIG. 10



11/27

FIG. 11



12/27

FIG. 12

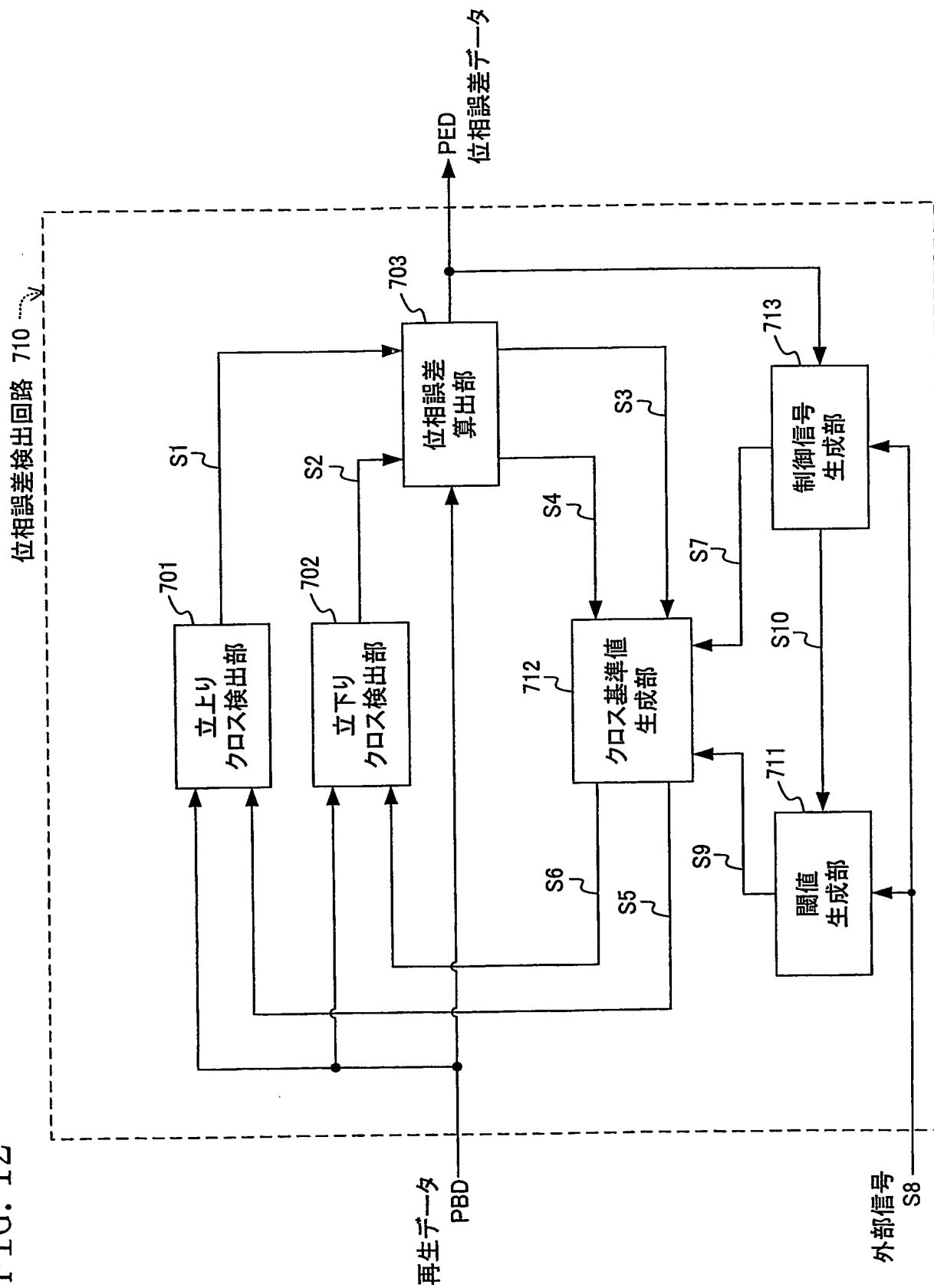


FIG. 13

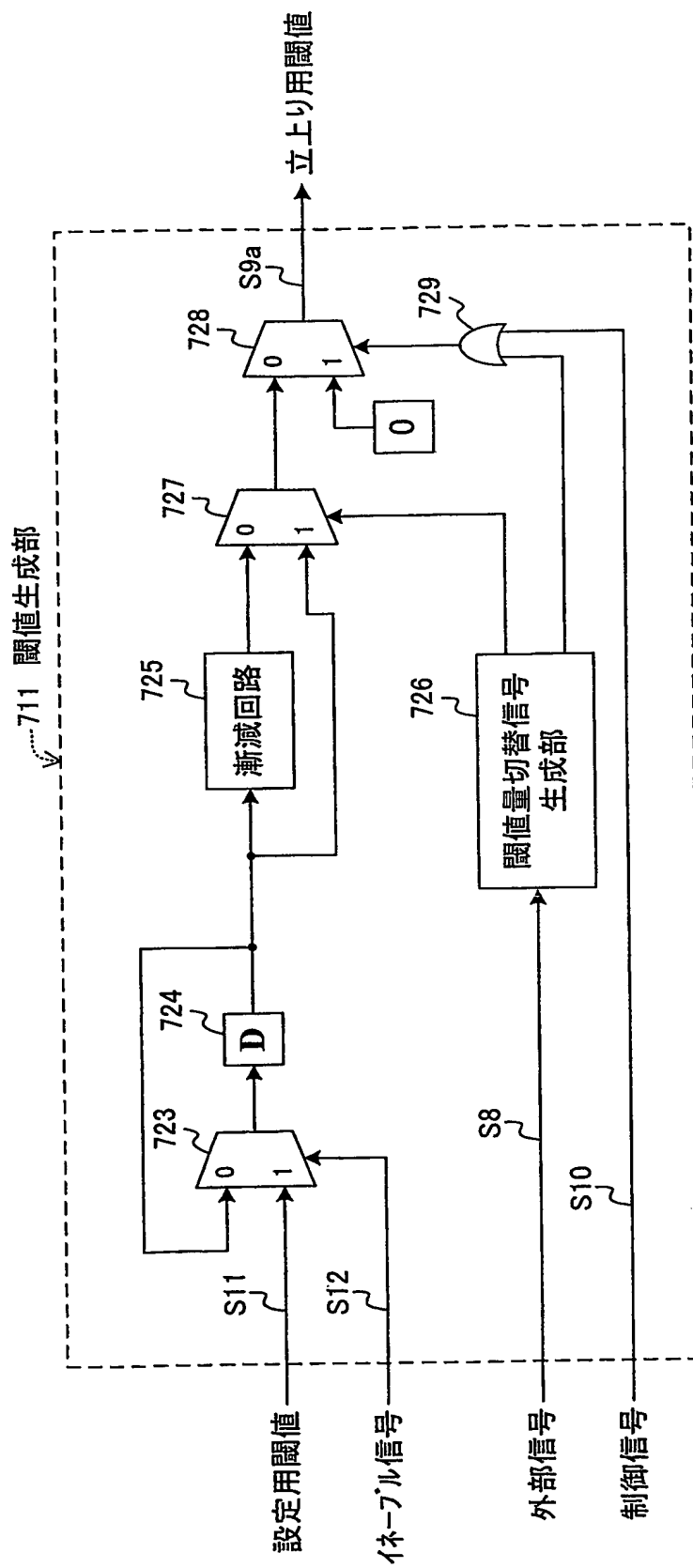


FIG. 14

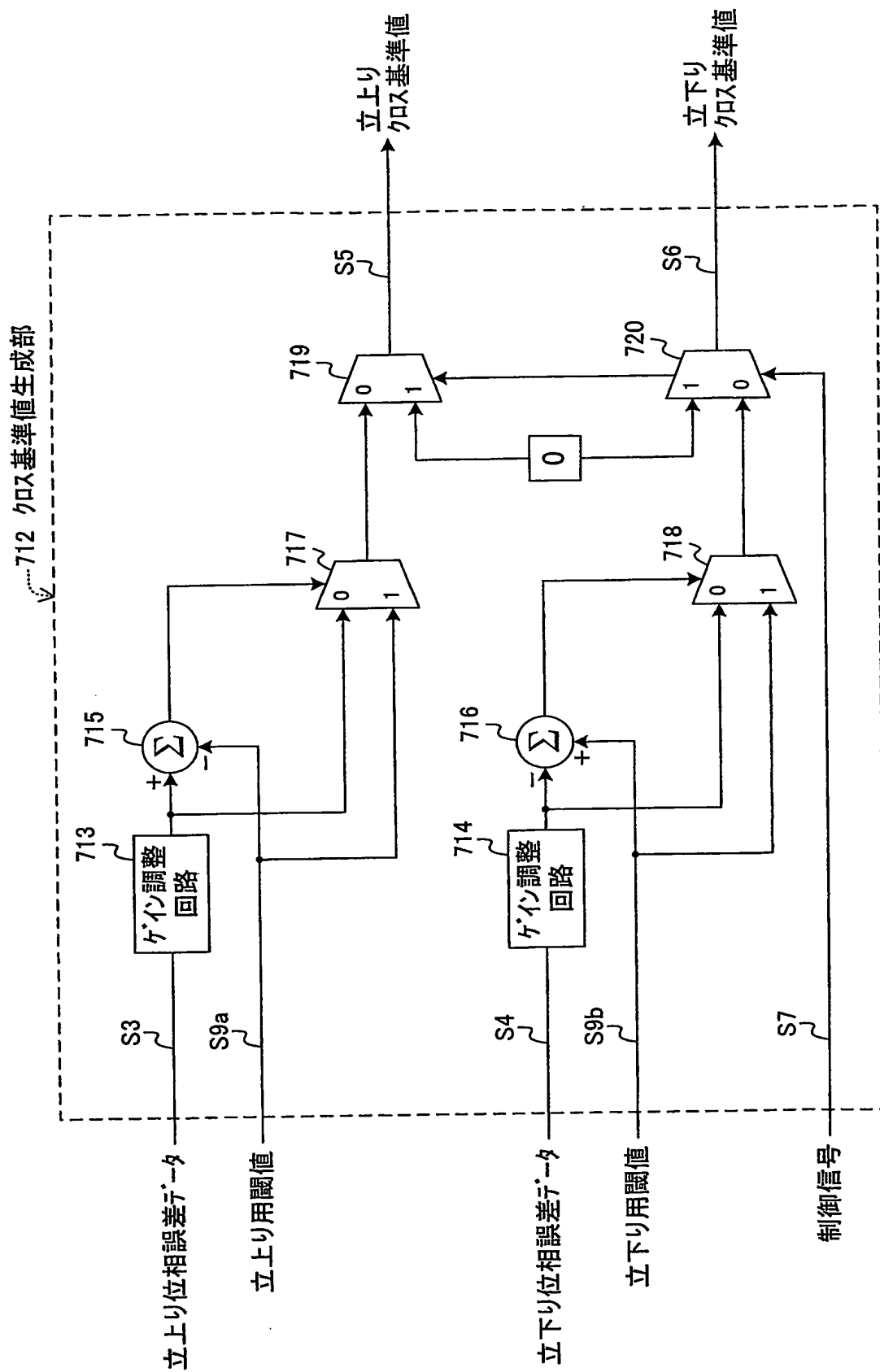
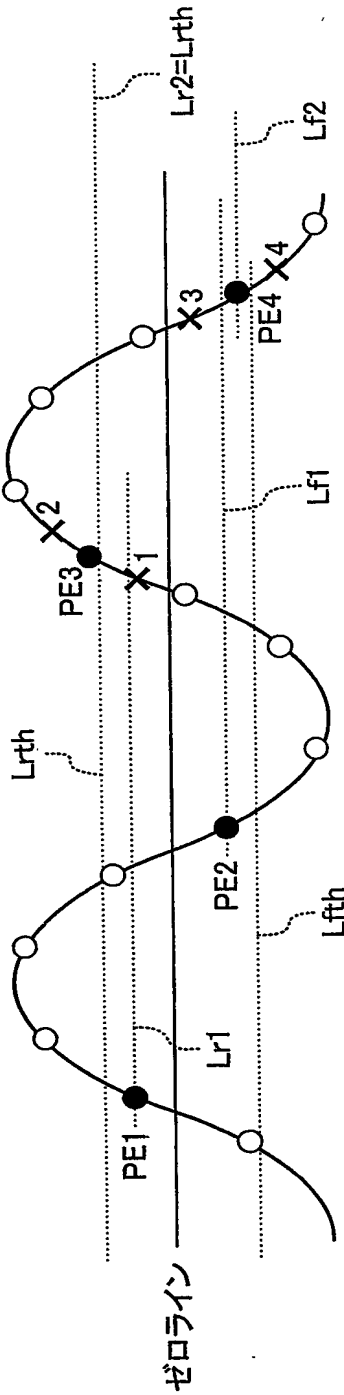


FIG. 15



16/27

FIG. 16

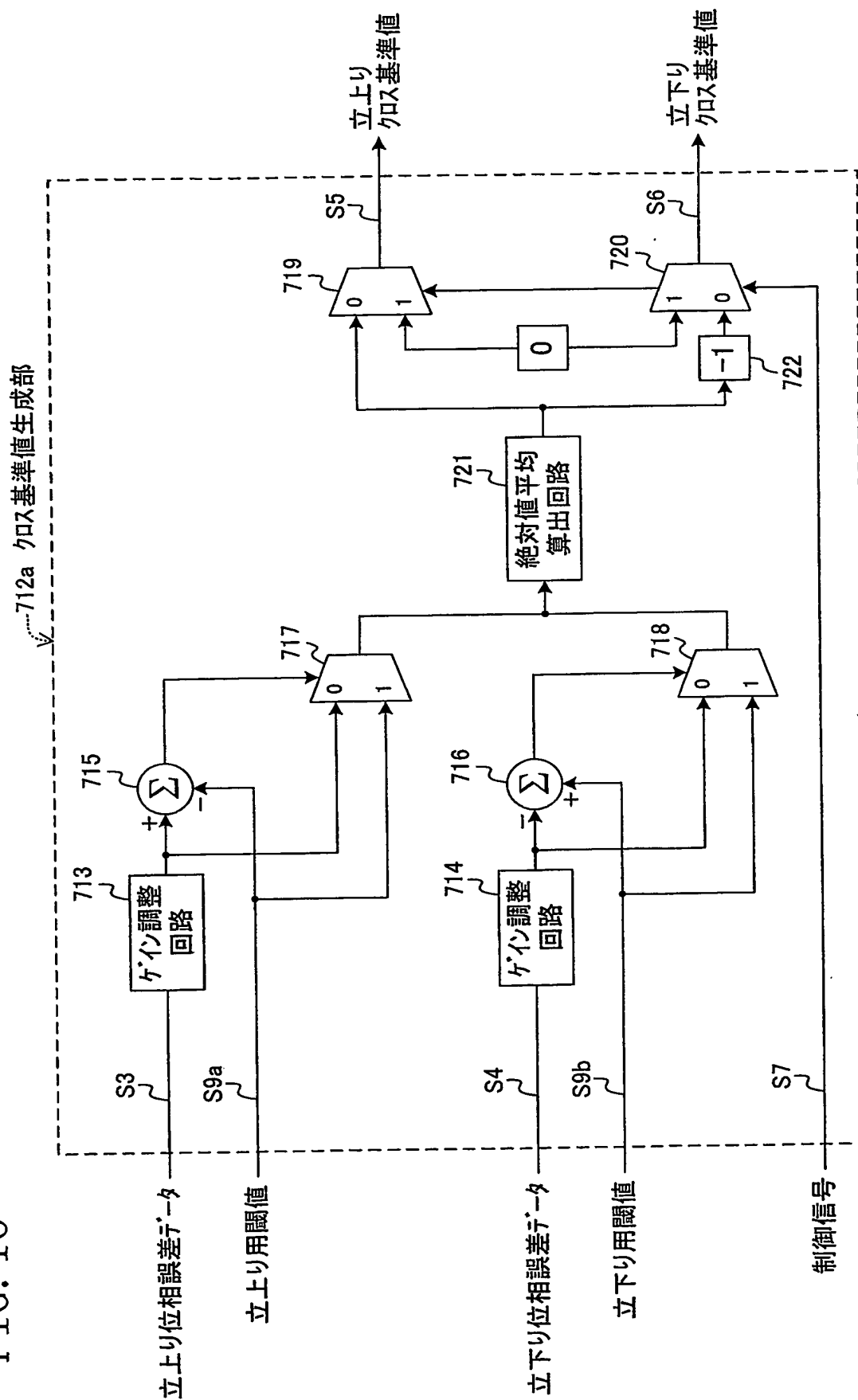
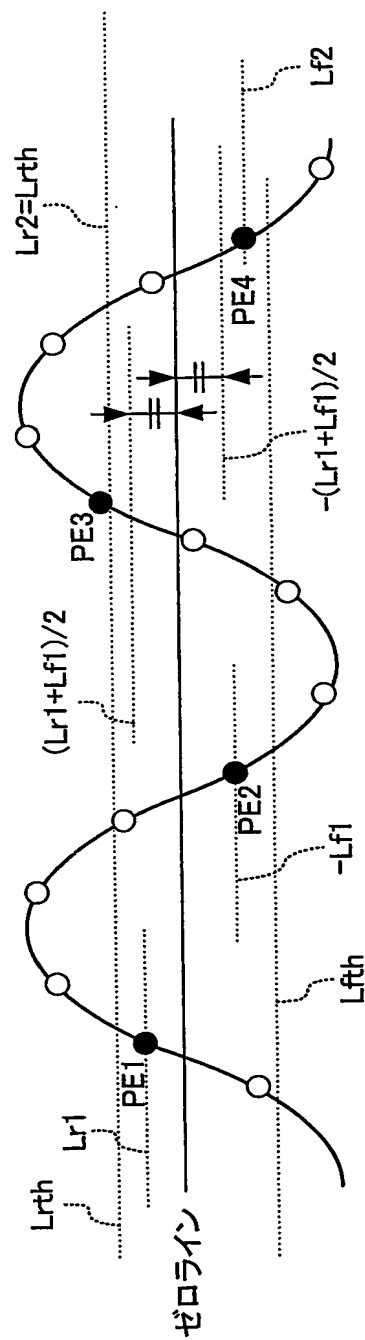


FIG. 17



18/27

FIG. 18

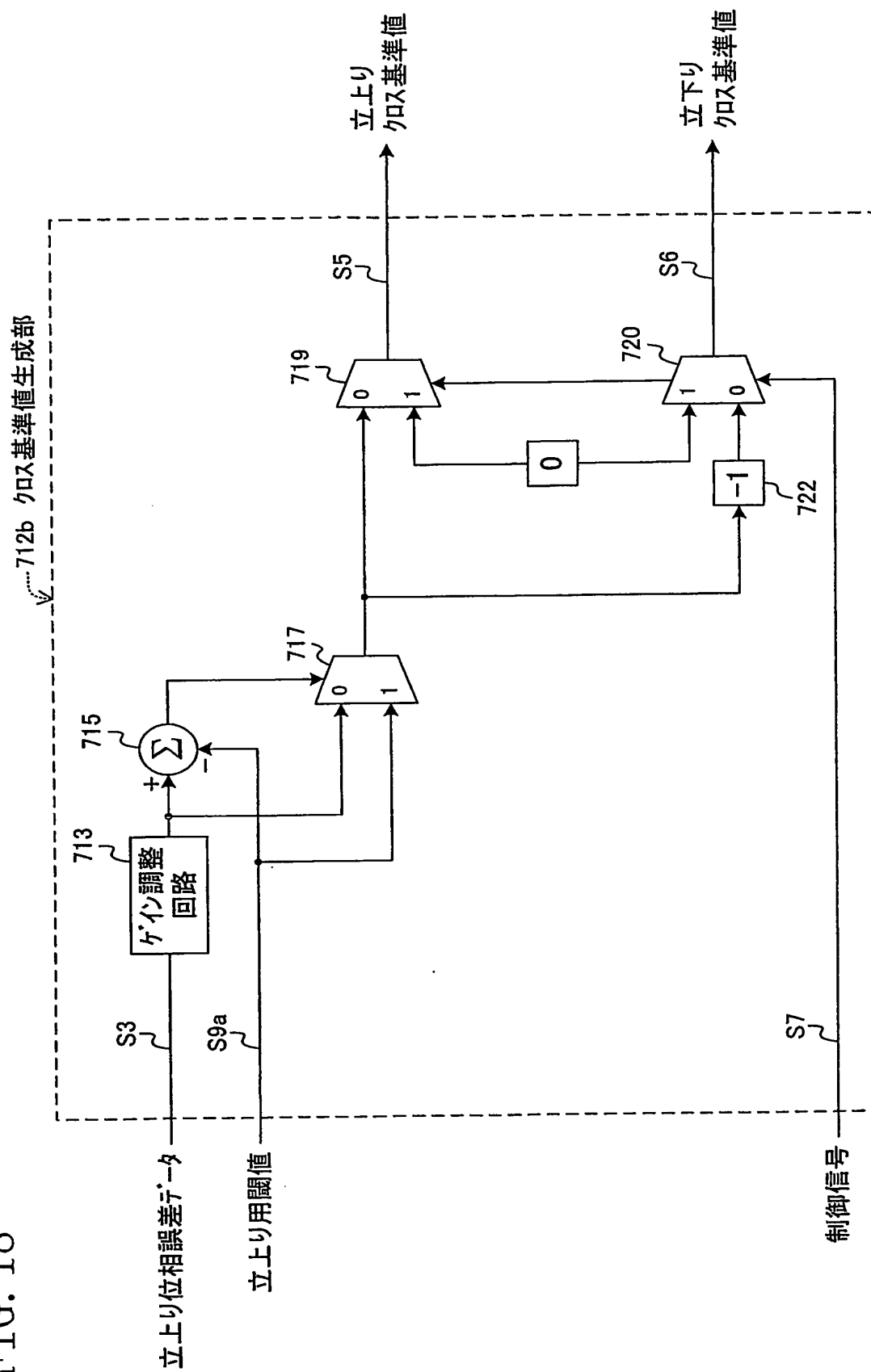


FIG. 19

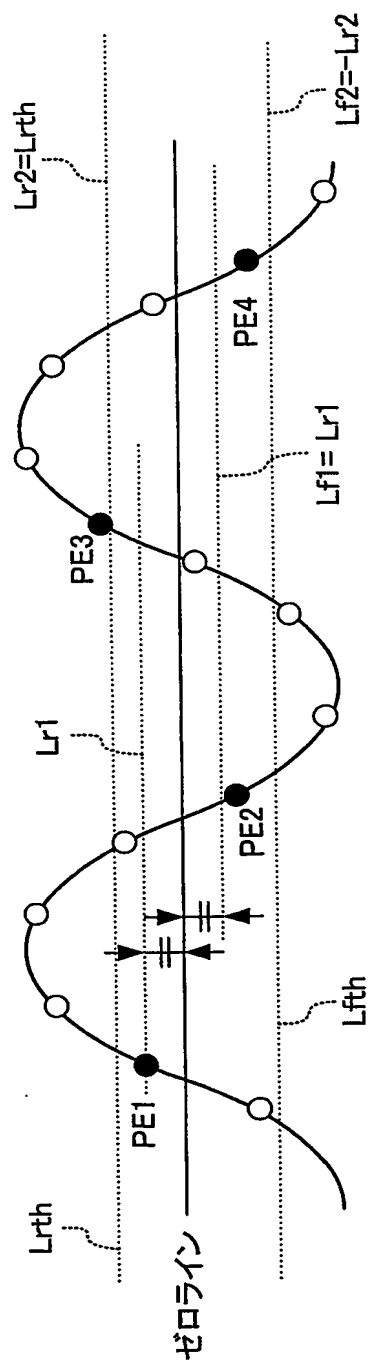
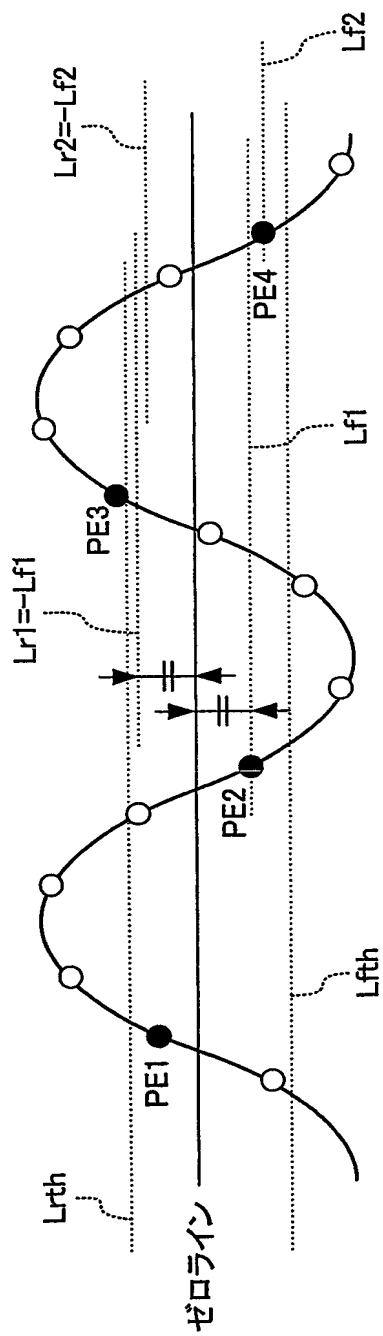


FIG. 20



21/27

FIG. 21

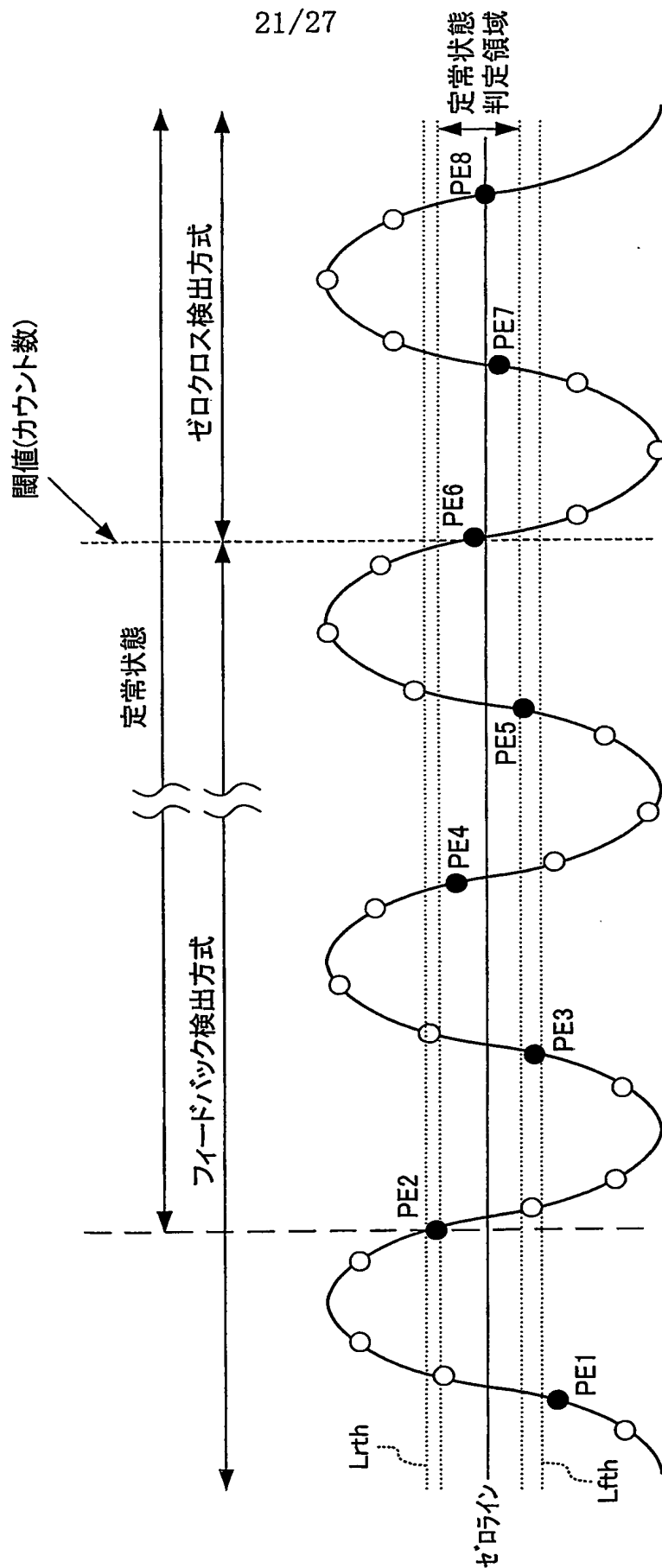


FIG. 22

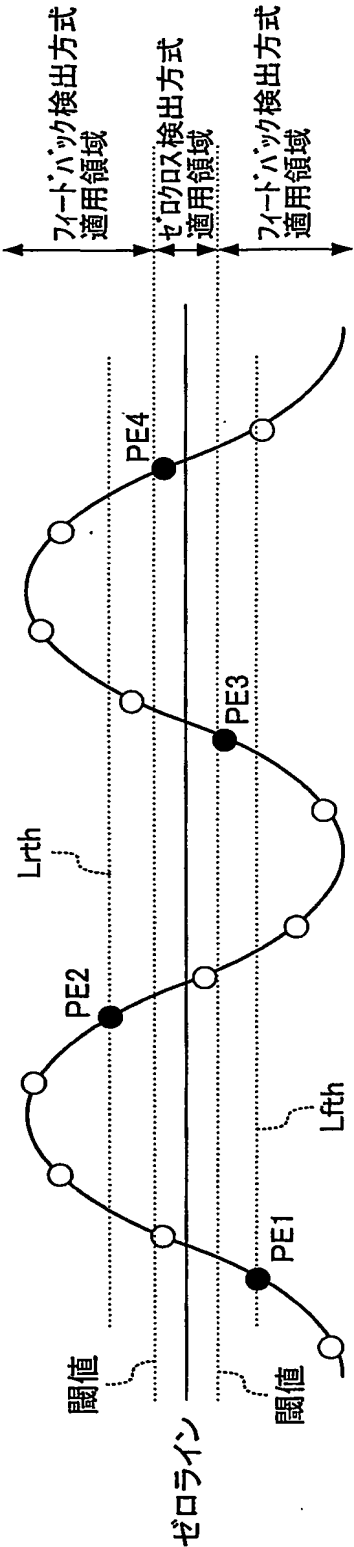
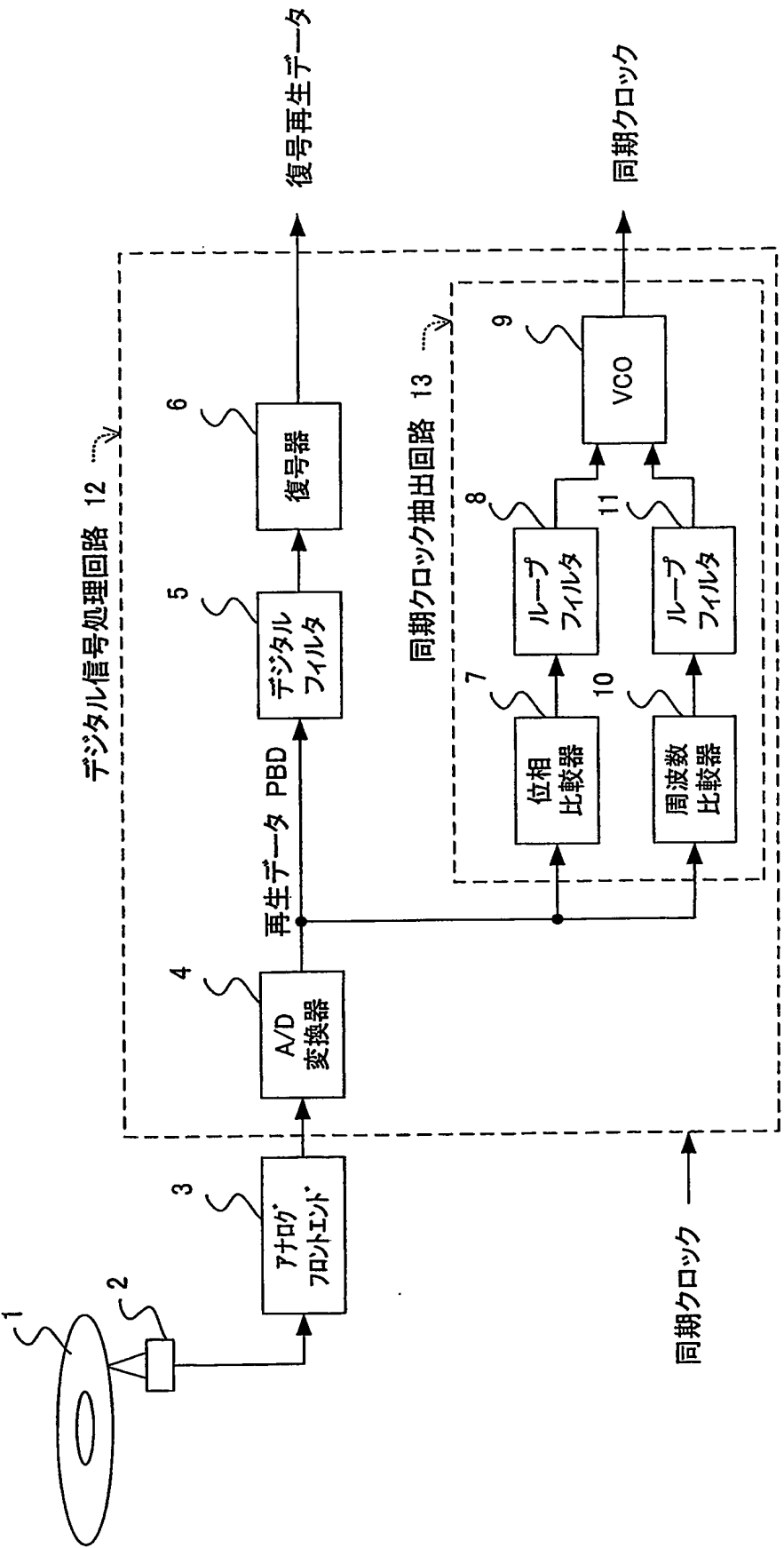


FIG. 23



24/27

FIG. 24

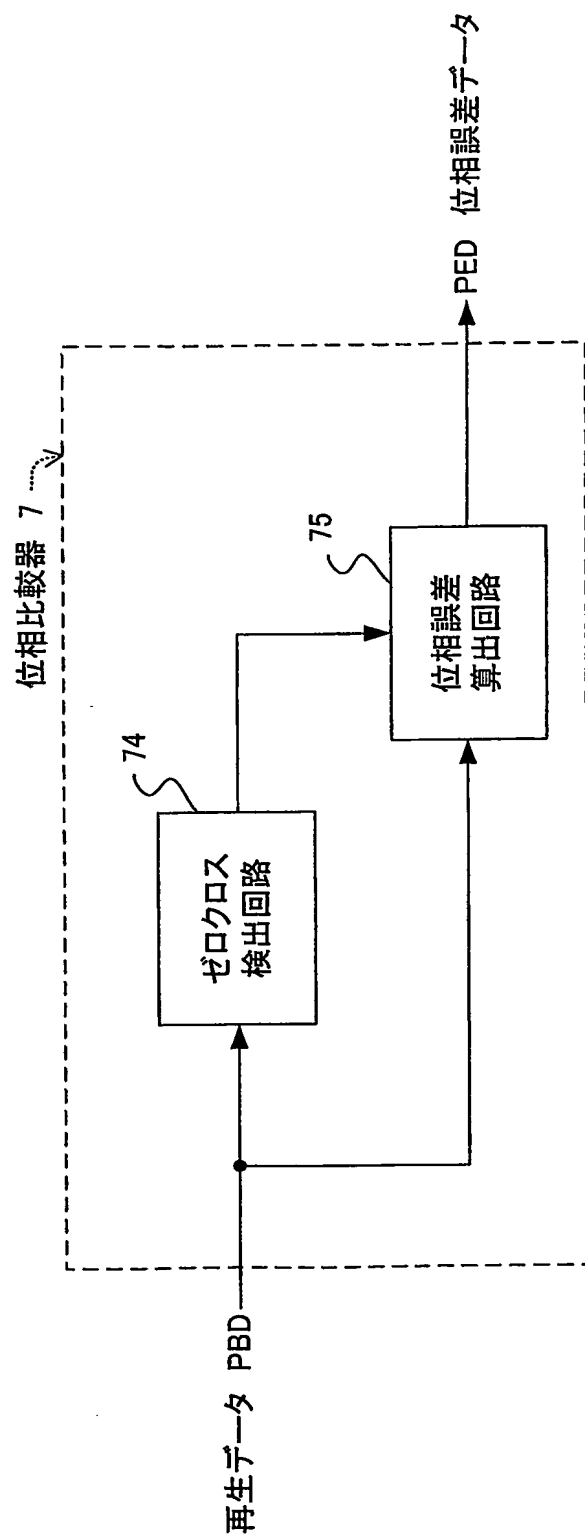


FIG. 25

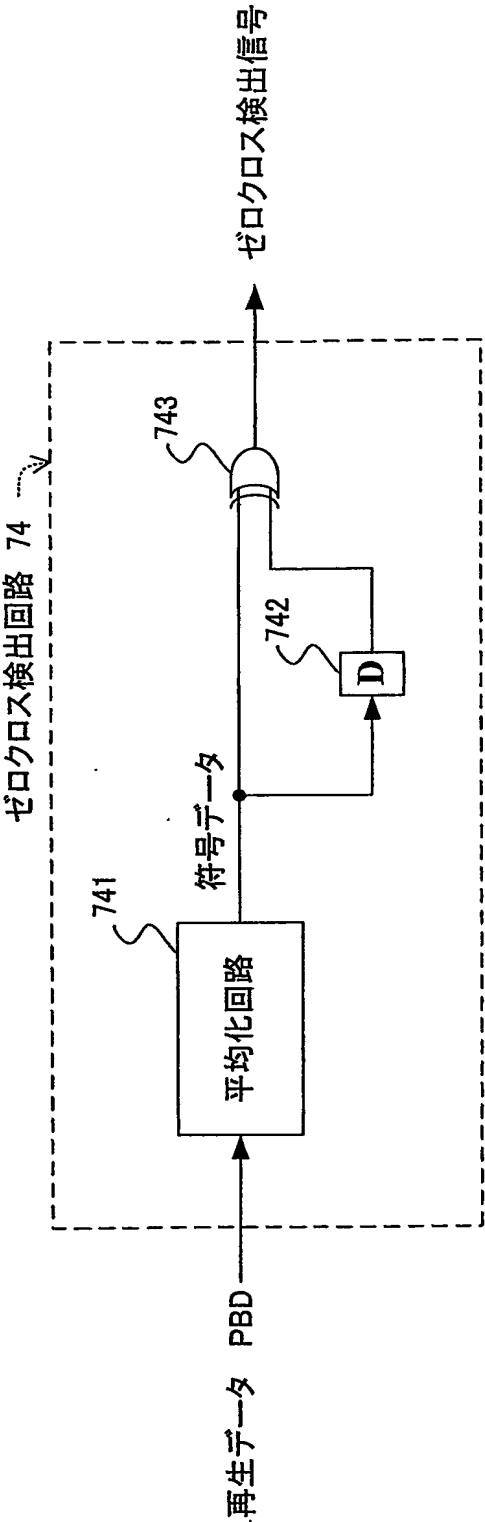


FIG. 26

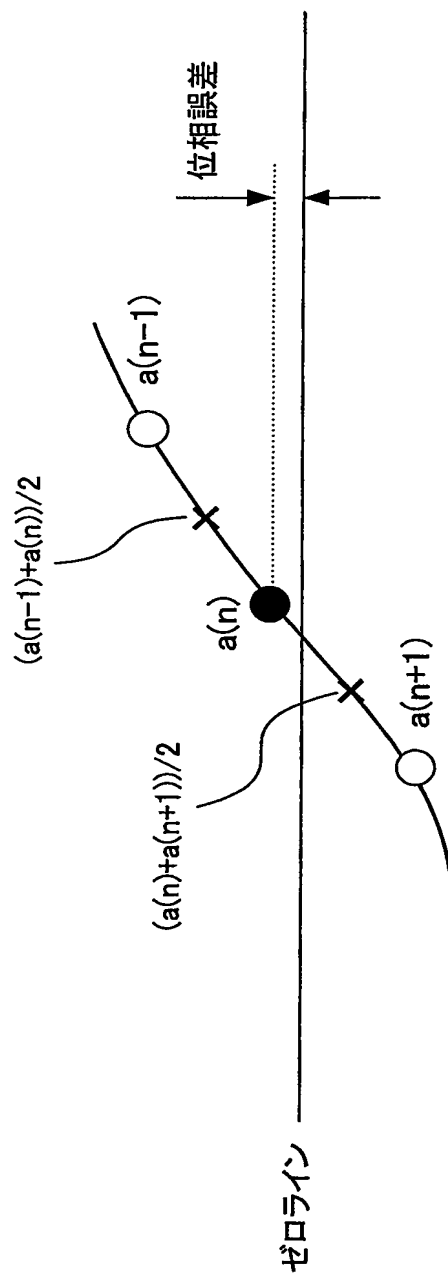
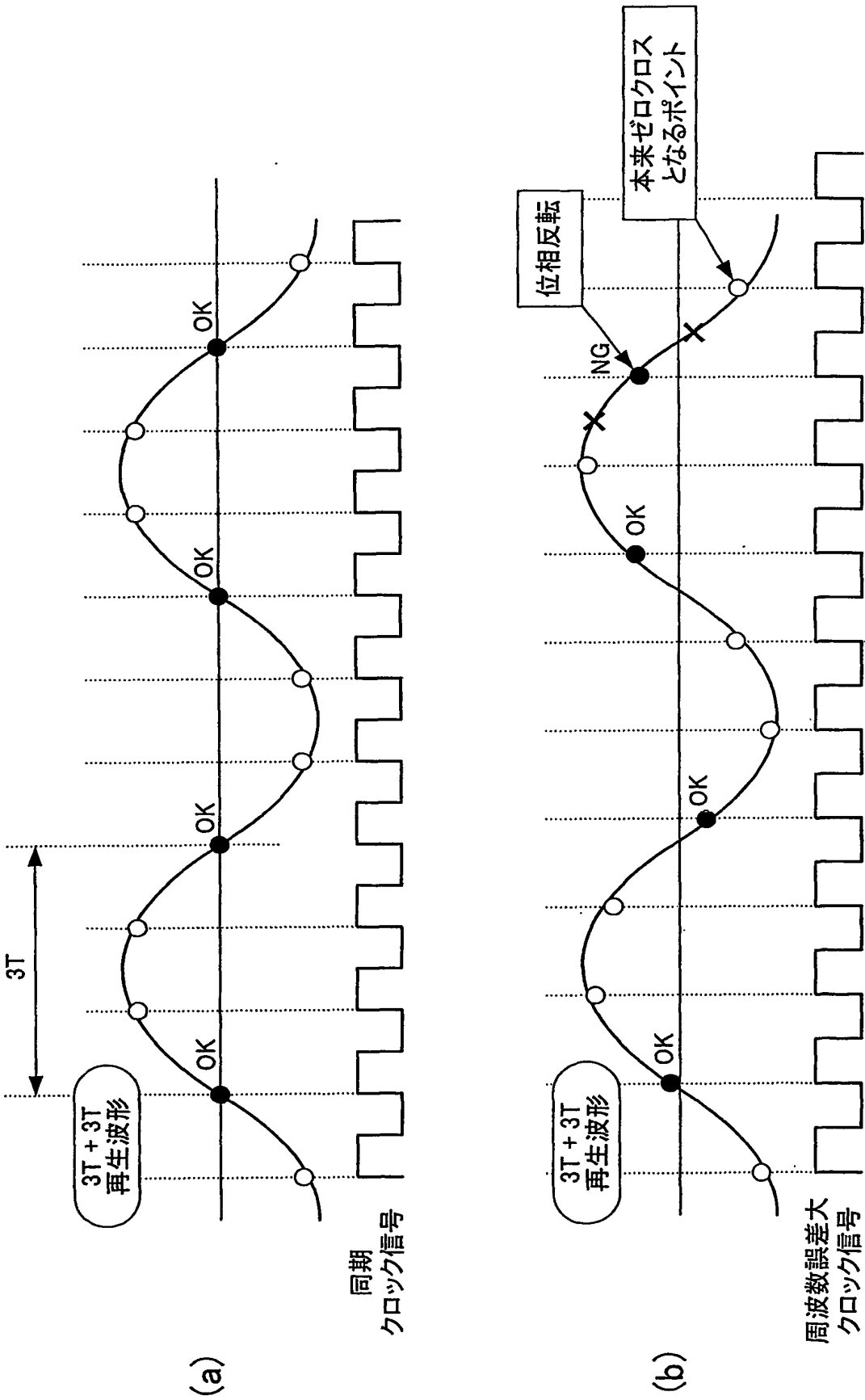


FIG. 27



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/008594

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G11B20/14, H04L7/033

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G11B20/10, G11B20/14, H04L7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-243041 A (Fujitsu Ltd.), 08 September, 2000 (08.09.00), Full text; all drawings & EP 1045392 A2 & US 6151282 A	1-36
A	JP 2000-132921 A (Victor Company Of Japan, Ltd.), 12 May, 2000 (12.05.00), Full text; all drawings & EP 0997902 A2	1-36
A	JP 2000-200467 A (Matsushita Electric Industrial Co., Ltd.), 18 July, 2000 (18.07.00), Full text; all drawings (Family: none)	1-36

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 September, 2004 (10.09.04)Date of mailing of the international search report
28 September, 2004 (28.09.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G11B20/14, H04L7/033

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G11B20/10, G11B20/14, H04L7/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2000-243041 A (富士通株式会社) 2000. 09. 08, 全文, 全図 & EP 1045392 A2 & US 6151282 A	1-36
A	J P 2000-132921 A (日本ビクター株式会社) 2000. 05. 12, 全文, 全図 & EP 0997902 A2	1-36
A	J P 2000-200467 A (松下電器産業株式会社) 2000. 07. 18, 全文, 全図 (ファミリーなし)	1-36

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

10. 09. 2004

国際調査報告の発送日

28. 9. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小林 大介

5 Q

9848

電話番号 03-3581-1101 内線 3590